

گزارش کار پروژه تحقیقاتی

ساخت بلوک کنترل کننده دستی

محقق : محمد رستمی

کارفرما : مدیریت تولید برق اهواز - رامین

- | | |
|---|--|
| ۱ | ۱- تاریخچه نیروگاه |
| ۲ | ۲- مقدمه |
| ۲ | ۳- انگیزه تعریف پروژه |
| ۲ | ۴- مشکلات مربوط به بلوک کنترل کننده دستی |
| ۳ | ۵- ارائه پیشنهاد بمنظور رفع مشکلات |
| ۴ | ۶- ارائه بلوک دیاگرام اولیه |
| ۴ | ۷- بلوک دیاگرام تکمیلی |
| ۴ | ۸- شرح آزمایشات لازم در آزمایشگاه و در محل |
| ۵ | ۹- شرح مدارات الکترونیکی و لیست المانهای مصرفی |
| ۶ | ۱۰- لیست قطعات مصرفی |
| ۷ | ۱۱ پیوست ها شامل مدارک فنی و تائید فنی نیروگاه |

۱- تاریخچه نیروگاه

در سال ۱۳۵۳ قرارداد احداث فاز یک نیروگاه رامین شامل ۲ واحد، هر یک به قدرت ۳۱۵ مگاوات در نزدیکی شهر اهواز بین شرکت سهامی تولید و انتقال نیروی برق ایران (توانیر) و شرکت تکنوپروم اکسپورت اتحاد جماهیر شوروی سابق منعقد گردید.

فاز ۲ نیروگاه در سال ۱۳۵۴ طی قرارداد دیگری شامل ۲ واحد مشابه دیگر فی مابین توانیر و تکنوپروم اکسپورت به امضاء رسید و بدین ترتیب مراحل تهیه طرح مقدماتی اجرای کارها برای احداث ۴ واحد ۳۱۵ مگاواتی آغاز گردید. عملیات تجهیز کارگاه و کارهای ساختمانی از سال ۱۳۵۴ در زمینی به وسعت بیش از ۱/۵ میلیون متر مربع واقع در شمال شرقی اهواز و در کنار جاده اهواز به مسجد سلیمان شروع گردید.

واحدیک نیروگاه در مرداد ماه ۱۳۵۸، واحد ۲ در شهریور ماه ۱۳۶۲، واحد ۳ در تیرماه ۱۳۷۲، واحد ۴ در ابان ماه سال ۱۳۷۴ راه اندازی و با شبکه سراسری پارالل شدند.

در سال ۱۳۶۸ سومین قرارداد جهت احداث فاز ۳ مشتمل بر دو واحد ۳۱۵ مگاواتی در مجاورت این نیروگاه با شرکت تکنوپروم اکسپورت اتحاد جماهیر شوروی سابق منعقد شد. کارهای اجرائی پروژه از سال ۱۳۷۰ آغاز گردید و واحد شماره ۵ در آذرماه سال ۱۳۷۷ و واحد شماره ۶ در شهریور ماه ۱۳۷۸ راه اندازی و به شبکه سراسری متصل گردید.

با در نظر گرفتن واحدهای ۵ و ۶، نیروگاه رامین در حال حاضر قادر است جمعاً ۱۸۹۰ مگاوات برق در بار نامی تولید نماید.

- محل نیروگاه

محل نیروگاه در کیلومتر ۲۵ جاده اهواز - مسجد سلیمان در کنار شهر ویس و در نزدیکی رودخانه کارون در شمال شرقی شهرستان اهواز واقع گردیده است.

تاسیسات نیروگاه شامل:

الف - تاسیسات مجاور رودخانه کارون:

شامل محوطه آبگیر و تلمبه خانه، حوضچه های ته نشینی، تلمبه خانه ثانویه و انبار مواد شیمیائی، کلاً به ابعاد ۱۳۶ متر در ۱۹۲ متر.

ب - محوطه اصلی نیروگاه:

شامل کلیه تاسیسات اصلی نیروگاه، انبارها، مخازن سوخت و پست به ابعاد ۱۲۵۰ متر در ۱۲۵۰ متر.

- آب و هوا و شرایط محلی

ناحیه اهواز جزو مناطق گرمسیری کشور میباشد. شرایط محلی که در طرح منظور گردیده به شرح زیر است:

ماکزیمم درجه حرارت	+۵۴ درجه سانتیگراد
مینیمم درجه حرارت	-۷ درجه سانتیگراد
رطوبت نسبی متوسط	٪۴۶
درجه حرارت ماکزیمم هوا در طرح	+۴۷ درجه سانتیگراد

۲- مقدمه

همانگونه که در تایخچه نیروگاه ملاحظه شد طول عمر اولین واحد نصب شده در حدود ۲۴ سال است. با گذشت زمان فوق بسیاری از تجهیزات نصب شده از رده تولید خارج شده اند و فاقد پشتوانه فنی و قطعات یدکی میباشند.

با توجه به حساسیت بسیار بالای واحدهای نیروگاه رامین با توجه به ظرفیت ۳۱۵ مگاواتی واحدها و شرایط منطقه ای نیروگاه بهینه سازی تجهیزات فوق از اهمیت بالایی برخوردار بوده و به منظور حفظ پایداری شبکه و افزایش راندمان نیروگاه مسائل قطعات یدکی و حفظ تجهیزات از اهمیت ویژه ای برخوردار میباشند. از طرف دیگر زمانی اهمیت ساخت قطعات داخل کشور مشخص میشود که مسائل ارزی مورد بررسی قرار گیرد. پس از بررسیهای انجام شده به روشنی دیده میشود که ساخت قطعات داخل کشور علاوه بر اینکه ارزی بسیار ناچیزی دارند قیمت تمام شده و غیر قابل مقایسه ای با نمونه خارجی خود دارند.

۳- انگیزه تعریف پروژه

همانگونه که اشاره شد طراحی و ساخت تجهیزات ابزار دقیق نیروگاه رامین مربوط به سالهای ۱۳۴۰ تا ۱۳۵۴ میباشد و بدلیل عدم وجود تکنولوژیهای پیشرفته در آن زمان مدارات کاملاً بصورت انالوگ و یا الکترومکانیک طراحی شده اند و پس از آن نیز بدلیل بوجود آمدن تکنولوژی خط تولید اینگونه مدارات متوقف گردیده لذا نیروگاه دچار مشکلات زیادی شد و پاره ای از تجهیزات بدلیل خرابی و عدم پشتوانه فنی غیر قابل استفاده شدند بیشترین نمود این قضیه در بخش کنترل نیروگاه رامین خود را نشان میدهد بگونه ای که در هر چهار واحد I تا IV رامین سیستمهای کنترل از رده خارج شده اند و این امر علاوه بر ایجاد شرایط سخت برای اپراتور، به تجهیزات نیز صدمه وارد میکند. لذا برآن شدیم با تعریف پروژه های تحقیقاتی مشکلات موجود را حل نمائیم در این رابطه پیشنهاد ارائه بلوک کنترل دستی با المانهای کاملاً اروپائی موجود در بازار بدون انجام تغییرات در توابع ورودی و خروجی بلوک مطرح گردید. که امیدواریم در این راستا گامهای مناسب برداشته شود.

۴- مشکلات مربوط به بلوک کنترل کننده دستی

همانگونه که از شکل شماره ۱ مشاهده میگردد بلوک فوق علاوه بر واسطه گری نقش فعالی را بصورت جزئی از مدارات یک کنترل والو دارا میباشد که بوسیله آن اپراتور علاوه بر اینکه از وضعیت درصد بازبودن والو با خبر میشود میتواند فرمان اتومات و یا دستی (بازوبسته) را به کنترل والو صادر نماید. بنابراین بلوک فوق در زمان بهره برداری در همه زمانها و بطور کامل فعال بوده و در صورت خرابی باید سریعاً نمونه سالم جایگزین آن گردد. لذا در لوپ کنترل دارای اهمیت ویژه ای میباشد.

همانگونه که از شکل شماره ۲ مشخص می‌باشد مدار فوق شامل دو بخش عمده می‌باشد بخش اول شامل نشان دهنده وضعیت والو بوده که یک سیگنال $0-5^{mA}$ یا $0-10^V$ به ورودیهای بلوک فوق وارد شده و بوسیله یک نشان دهنده عقربه ای درصد وضعیت والو با دقت ۵٪ نمایش داده می‌شود.

در بخش دوم که بخش کنترلی بلوک فوق می‌باشد بوسیله ۳ کلید فرمانهای اتومات و یا دستی (بازوبسته) به کنترل والو اعمال می‌گردد.

مشکل اصلی در بخش اول معیوب شدن نشان دهنده عقربه ای و عدم وجود قطعه بدکی و در بخش دوم عدم وجود رله P و کلیدهای فرمان می‌باشد.

مشکلات دیگر ناشی از انجام کارهای تعمیراتی بسیار زیاد در زمان استفاده از بلوکهای فوق می‌باشد که این امر باعث شده فیبرهای مدار چاپی دیگر قابل تعمیر نباشند بدلیل استفاده مکرر اپراتور از کلیدها این المانها خیلی زود دچار مشکل می‌گردند لذا جایگزینی یک کلید که در بازار بتوان آن را بسادگی تهیه کرد ضروری بنظر میرسد.

۵- ارائه پیشنهاد بمنظور رفع مشکلات

همانگونه که مطرح شد مشکلات اصلی به دو بخش تقسیم شدند در بخش اول بعنوان نشان دهنده وضعیت والو مطابق شکل ۲ به ترمینالهای ۲۶، ۲۷ و ۲۸ سه ورودی اعمال می‌شود که ترمینال ۲۶ مشترک بوده و ترمینال ۲۷ ورودی جریان $0-5^{mA}$ و ترمینال ۲۸ ورودی $0-10^V$ می‌باشد. با اعمال یک تقسیم ولتاژ و جریان $0-100 A$ به نشاندهنده اعمال می‌گردد.

برای رفع مشکل فوق پیشنهاد می‌گردد بجای نشان دهنده عقربه ای از نشان دهنده دیجیتالی بصورت 7segment استفاده شود و ورودیهای فوق پس از انجام تقسیم ولتاژ و جریان به یک A/D رفته و از آنجا به یک تقسیم کننده و سپس توسط IC مربوطه با تبدیل BCD به 7segment، مقدار درصد را به صورت دو رقمی 0-99 نمایش دهد.

در بخش دوم مطابق شکل ۲ کلیدها در حالت نرمال دو کنتاکت بازدارند. پیشنهاد می‌گردد بجای کلیدهای فوق کلیدهای اروپائی موجود در بازار نصب گردد. در مورد رله P مطابق شکل ۱ میتوان گفت که رله فوق یک رله خاص می‌باشد که بصورت یک فلیپ، فلاپ R.S یا J.K عمل میکند، بگونه ای که وقتی سرسیم شماره ۵ رله P توسط اپراتور و به وسیله فشار دادن یکی از یکی از کلیدهای بازوبسته به صورت انی و یا عملکرد اینترلاک از ورودی شماره ۳۷ برقرار می‌گردد رله P در وضعیتی قرار می‌گیرد که کنترل والو دستی میشود و در همین حالت باقی می‌ماند تا سرسیم شماره ۸ رله P توسط اپراتور و یا اینترلاک از ورودی ۳۴ برقرار شده و کنترل والو در حالت اتومات قرار گیرند.

بمنظور طراحی مدار فوق بگونه ای که در ورودیها، خروجیها و منطق مدار هیچ گونه تغییری داده نشود پیشنهاد می‌گردد ورودیهای رله P به یک فلیپ فلاپ J.K اعمال گردد و پس از آن ۳ عدد رله مناسب تحریک شده تا مطابق بلوک قدیمی عمل اتومات و یا دستی (بازوبسته) را انجام دهند.

۶- ارائه بلوک دیاگرام اولیه

با توجه به توضیحات بند ۴ بلوک دیاگرام کلی مدار بصورت زیر قابل تعریف میباشد. (شکل شماره ۳) همچنین در طراحی اولیه سعی شد بمنظور تبدیل سیگنال آنالوگ وضعیت والو به نمایش دهنده 7segment و همچنین فرمانهای صادر شده از کلیدهای فرمان و اینترلاکها از یک میکروکنترلر استفاده گردد. پس از مطالعات لازم مدار طراحی گردید به گونه ای که ابتدا سیگنال وضعیت والو توسط یک A/D IC (به شماره) به سیگنالهای دیجیتال تبدیل شد سپس سیگنالهای دیجیتال متناسب با ۰ تا ۱۰۰ به صد قسمت تقسیم گردید و بوسیله یک IC (به شماره) دیجیتال به 7segment مقدار درصد والو نمایش داده شد. بمنظور انجام وظایف بخش دوم مدار و ردیفهای رله ها به میکروکنترلر رفته و با تعریف یک فلیپ فلاپ JK بصورت نرم افزاری خروجی این فلیپ فلاپ بریک IC راه انداز اعمال شد که این IC سه رله قدرت را تحریک میکرد و کاملاً مشابه بلوک قدیم فرمانهای اتومات و دستی صادر میگردد سپس از طراحی و ساخت مدار فوق و انجام آزمایشات لازم آن را در واحد مورد آزمایش قرار دادیم که نتیجه کار بسیار مطلوب بود. پس از انجام اولین مرحله کار مشاهده گردید که مدار کمی پیچیده شده و تعداد المانهای بکاربرده شده زیاد بنظرمی رسید و همچنین وجود برنامه نرم افزاری میکروامکان تعمیرات را در آینده تا حدودی دچار مشکل میکرد.

۷- ارائه بلوک دیاگرام نهائی

با انجام مطالعات بیشتر و مطالعه کاتالوگ IC با مشخصات ILC7107CPL (که تصویر آن در ضمیمه شماره ۱ میباشد) مشاهده گردید دیگر نیازی به IC های A/D و BCD/7Segment و راه انداز نمی باشد و با طراحی مدار مطابق بلوک دیاگرام شماره ۳ یک طرح جدید ارائه گردید. همانطور که از دیاگرام شماره ۳ مشاهده میگردد مدار به دو بخش تقسیم میشود در بخش اول سیگنال $0-5mA$ و یا $0-10V$ وضعیت والو توسط IC شماره ۷۱۰۷ به 0-99 تبدیل میگردد.

در بخش دوم بوسیله یک IC فلیپ فلاپ JK به شماره 74LS73 و یک راه انداز بوسیله ترانزیستور BD239 رله های قدرت تحریک شده و فرمانهای اتومات و یا دستی (باز وبسته) صادر میگردد.

بمنظور تامین تغذیه مدارات فوق از یک رگلاتور ولتاژ مطابق دیاگرام شماره ۳ استفاده میگردد. پس از طراحی مدار و ساخت آن آزمایشات لازم در محل آزمایشگاه انجام گردید و مشکلات موجود رفع شدند و سپس با مجوز مدیر بهره برداری بلوک فوق در مدار قرار گرفت که با موفقیت و به مدت ۴۸ ساعت عملیات کنترل دستی و اتومات را بخوبی انجام داد.

بمنظور ایجاد اتصالات از ۳ عدد Pin header استفاده شده است در طراحی جدید بدلیل کوچکی مدار و فشرده بودن آن نیازی به تغییرات فیزیکی باوک نمیباشد و ابعاد بلوک دست نخورده باقی می ماند که این امر جایگزین بلوکهای جدید را با بلوکهای قدیم بدون انجام هیچ گونه تغییر امکان پذیر میکند.

۸- شرح آزمایشات لازم در آزمایشگاه

پس از طراحی و ساخت مدار فوق با اعمال ولتاژ ۲۴ ولت AC در نقاط مختلف منبع تغذیه ولتاژگیری شده و از صحت عملکرد پل یکسوساز و رگلاتور ولتاژ اطمینان حاصل شد. سپس با اعمال ولتاژ $0-10V$ و تنظیم صفر

تا ۹۹٪ و اعمال 0-5mA و تنظیم 0-99 بوسیله پتانسیومترهای PtA و PtB عملکرد مدارات فوق مورد آزمایش قرار گرفتند.

سپس مسیر کلیدها و آزمایش ورودیها و خروجیها بوسیله دستگاه سیموله لوپ موجود در آزمایشات مورد آزمایش واقع شد.

پس از آزمایشات فوق از نحوه اتصالات و سیم بندی مدار بازبینی مجدد گردید مدار آماده نصب در محل گردید. که پس از نصب در محل به مدت ۴۸ ساعت تمامی وظائف اتومات و دستی را بنحو خوبی انجام داد و مورد تائید مدیر تولید و معاونت فنی و مهندسی قرار گرفت.

۹- شرح مدارات الکترونیک

۹-۱ منبع تغذیه

همانگونه که در شکل شماره ۴ ملاحظه میگردد ولتاژ ۲۴ ولت AC از P.H.C به یکسو ساز کامل رفته و پس از یکسو شدن توسط دو عدد رگلاتور ولتاژ به شماره ۷۸۱۲ و ۷۸۰۵ به ولتاژ ۱۵V بمنظور تامین تغذیه IC ه تبدیل میگردد.

۹-۲ مبدل سیگنال وضعیت والو به 0-99

ورودی وضعیت والو به پایه های ۳۰ و ۳۱ تراشه ۷۱۰۷ اعمال میگردد ولی قبل از آن بوسیله یک تقسیم ولتاژ و جریان بوسیله دو عدد پتانسیومتر PtA و PtB و مقاومت R2 مقدار ماکزیمم جریان و یا ولتاژ متناظر با ۹۹ درصد تنظیم میگردد مابقی اتصالات مربوط به تراشه مطابق دستورالعمل سازنده در کاتالوگ تراشه مونتاژ شده است خروجی تراشه فوق به H.A در رفته و از آنجا به نشاندهنده (7Segment) اعمال میگردد.

۹-۳ مدارات صدور فرمان اتومات و دستی (بازوبسته)

بمنظور صدور فرمان خروجی کلیدهای اتومات و دستی به P.H.D رفته و توسط P.H.D به فلیپ فلاپ J.K اعمال میشوند و خروجی فلیپ فلاپ به بیس ترانزیستور و BD239 اعمال شده که با اعمال ولتاژ ۵ ولت خروجی فلیپ فلاپ ترانزیستور سوئیچ شده و رله های سیستم اتومات و دستی را تحریک می نماید.

در نهایت خروجی کنتاکتهای فوق بوسیله P.H.B به خروجیهای مدار اعمال میگردد.

در مدار فوق بدلیل وجود ولتاژ صفر در کلیدهای فرمان از یک تراشه ۷۴۰۴ (با فر NOT) استفاده شده است تا بوسیله آن کلیدها با فلیپ فلاپ سازگاری داشته باشند.

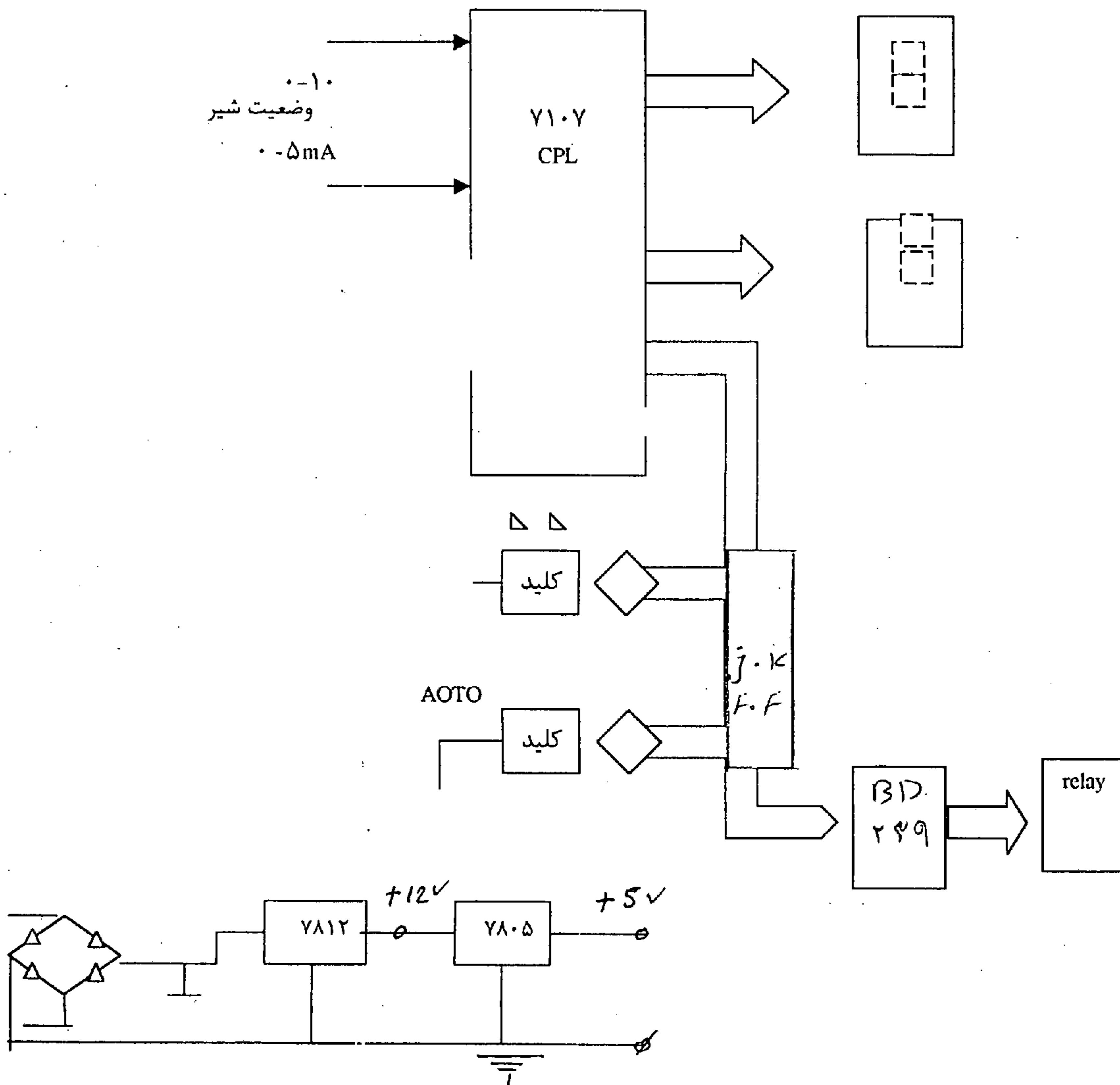
در زمانهایی که میبایست کنترل والو بصورت اینترلاک دستی و یا اتومات گردد نیز ورودیهای P1 و P2 به P.H.D و از آنجا به خروجی کلیدها وصل میگردد.

۱۰- لیست قطعات مصرفی

عدد	ILC 7107 CPL	تراشه
۱	7404	تراشه
۱	7812	تراشه
۱	۷۸۰۵	تراشه
۳	----	رله ۲۴ ولت
۱	BD239	ترانزیستور
۱	----	پل یکسو ساز
۴	----	(Pin header) P.H
۵	1N4001	دیود
۱	----	L-D
۲	----	7Segment
۳	----	کلید فرمان
C1	۱۰ F	R1 500
C4,C3	100 nf	R2 1MΩ
C6	.047 F	R5 100k
C8	.02 F	R8 100
C11	.022 F	R9 100
C9	1 F	R10 100
C12	100 PF	R12 100
		R14 100
C13	.047 F	R15 100
		R17 4.7k

۱۰ لیست قطعات مصرفی

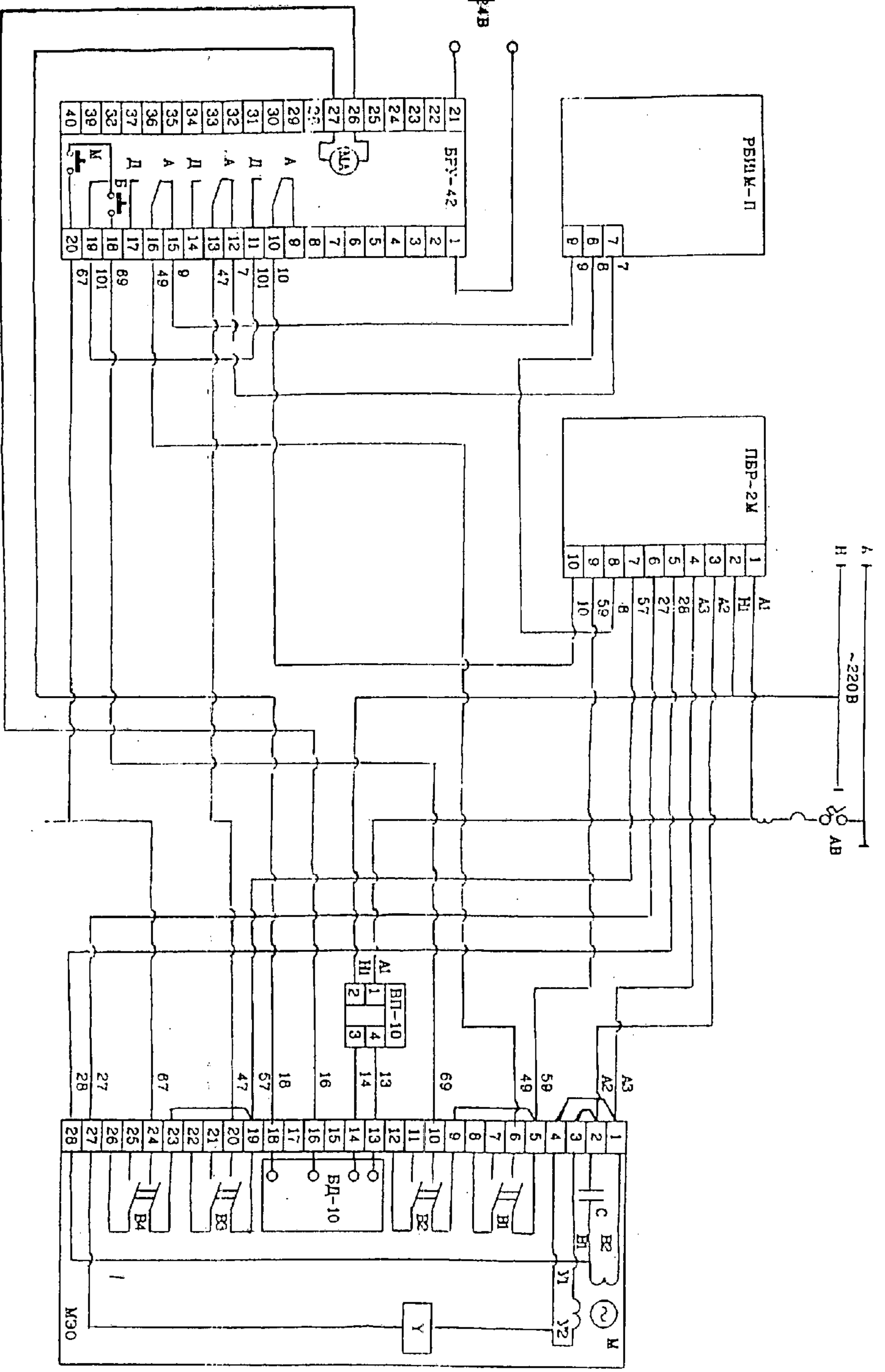
تعداد	واحد	مقادیر	مشخصات فنی و مقادیر	شماره فنی
1	اهم	500	مقاومت	R1
1	مگا اهم	1	مقاومت	R2
1	کیلو اهم	47	مقاومت	R4
1	کیلو اهم	100	مقاومت	R5
1	اهم	100	مقاومت	R8
1	اهم	100	مقاومت	R9
1	اهم	100	مقاومت	R10
1	اهم	100	مقاومت	R11
1	اهم	100	مقاومت	R12
1	اهم	100	مقاومت	R13
1	اهم	100	مقاومت	R14
1	اهم	100	مقاومت	R15
1	کیلو اهم	1	مقاومت	R16
1	کیلو اهم	47	مقاومت	R17
1		1N4001	دیود	D1
1		1N4001	دیود	D2
1		1N4001	دیود	D4
1		1N4001	دیود	D5
1		1N4001	دیود	D6
1	نانوفاراد	100	خازن	C3
1	میکرو فاراد	100	خازن	C4
1	میکرو فاراد	47	خازن	C6
1	میکرو فاراد	0.2	خازن	C8
1	میکرو فاراد	22	خازن	C9
1	میکرو فاراد	47	خازن	C10
1	میکرو فاراد	47	خازن	C11
1	پیکو فاراد	100	خازن	C12
1	میکرو فاراد	47	خازن	C13
1		7812	رگلاتور ولتاژ	U8
1		7805	رگلاتور ولتاژ	U8
1		ICL7107	تراشه	U1
1		74LS73	تراشه JK	U2A
1		7404	تراشه NOT	U3A
1		7404	تراشه NOT	U3E
1		7404	تراشه NOT	U3F
1		7404	تراشه NOT	U4B
1		7404	تراشه NOT	U5C
1		7404	تراشه NOT	U6D
1	کیلو اهم	5	پتانسیومتر	PTA
1	کیلو اهم	33	پتانسیومتر	PTB
1	کیلو اهم	33	پتانسیومتر	PTC
3			PIN HEDAR	P.H.
3			کلید فرمان	KEY
3			رله کمکی	RELAY
2			SEVEN SEGMENT	S.S



سی - ۳

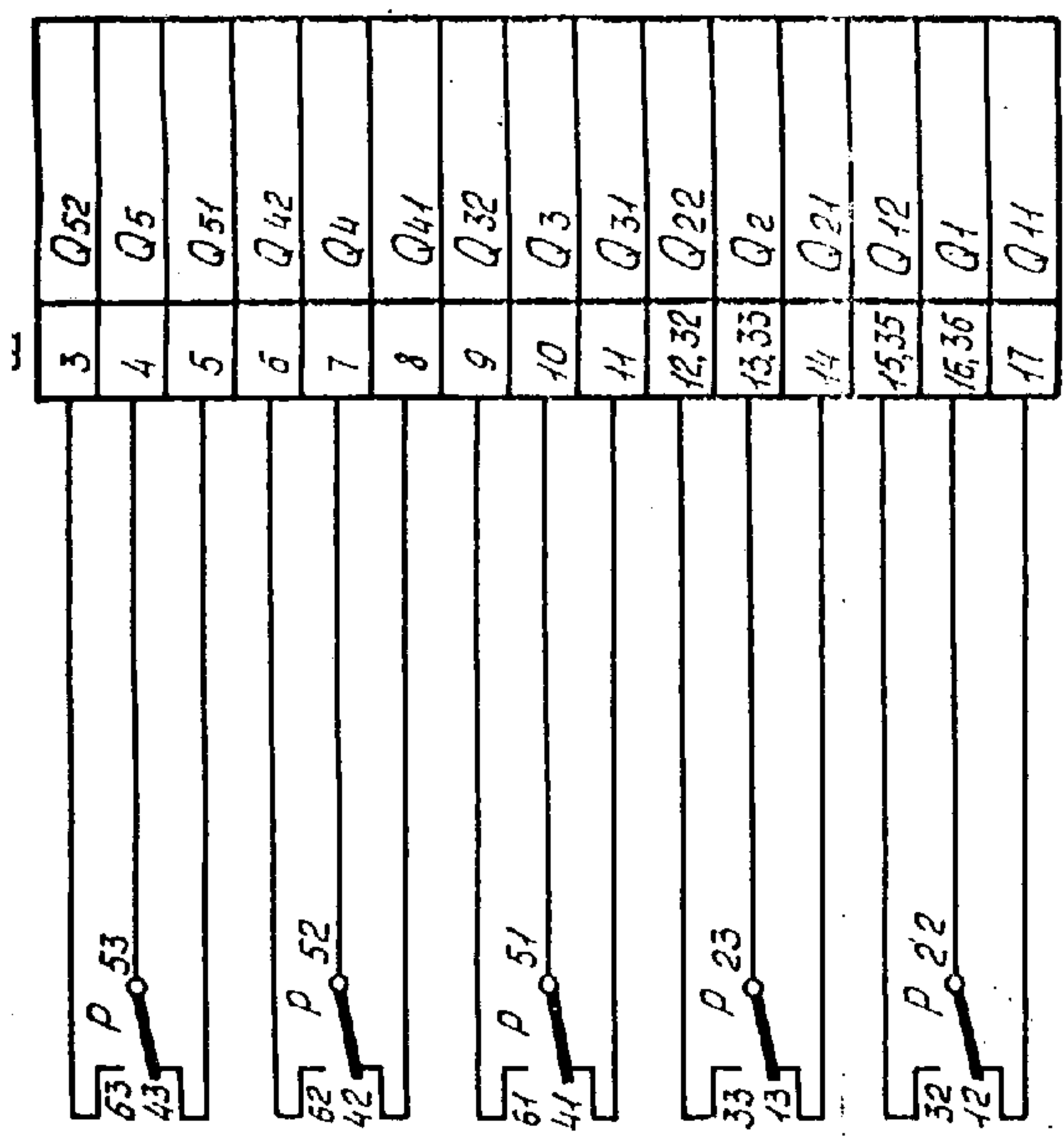
۱۰ لیست قطعات مصرفی

شماره فنی	مشخصات فنی و مقادیر	مقادیر	واحد	تعداد
R1	مقاومت	500	اهم	1
R2	مقاومت	1	مگا اهم	1
R4	مقاومت	47	کیلو اهم	1
R5	مقاومت	100	کیلو اهم	1
R8	مقاومت	100	اهم	1
R9	مقاومت	100	اهم	1
R10	مقاومت	100	اهم	1
R11	مقاومت	100	اهم	1
R12	مقاومت	100	اهم	1
R13	مقاومت	100	اهم	1
R14	مقاومت	100	اهم	1
R15	مقاومت	100	اهم	1
R16	مقاومت	1	کیلو اهم	1
R17	مقاومت	47	کیلو اهم	1
D1	دیود	1N4001		1
D2	دیود	1N4001		1
D4	دیود	1N4001		1
D5	دیود	1N4001		1
D6	دیود	1N4001		1
C3	خازن	100	نانوفاراد	1
C4	خازن	100	میکرو فاراد	1
C6	خازن	47	میکرو فاراد	1
C8	خازن	0.2	میکرو فاراد	1
C9	خازن	22	میکرو فاراد	1
C10	خازن	47	میکرو فاراد	1
C11	خازن	47	میکرو فاراد	1
C12	خازن	100	پیکو فاراد	1
C13	خازن	47	میکرو فاراد	1
U8	رگلاتور ولتاژ	7812		1
U8	رگلاتور ولتاژ	7805		1
U1	تراشه	ICL7107		1
U2A	تراشه JK	74LS73		1
U3A	تراشه NOT	7404		1
U3E	تراشه NOT	7404		1
U3F	تراشه NOT	7404		1
U4B	تراشه NOT	7404		1
U5C	تراشه NOT	7404		1
U6D	تراشه NOT	7404		1
PTA	پتانسیومتر	5	کیلو اهم	1
PTB	پتانسیومتر	33	کیلو اهم	1
PTC	پتانسیومتر	33	کیلو اهم	1
P.H.	PIN HEDAR			3
KEY	کلید فرمان			3
RELAY	رله کمکی			3
S.S	SEVEN SEGMENT			2



1-3

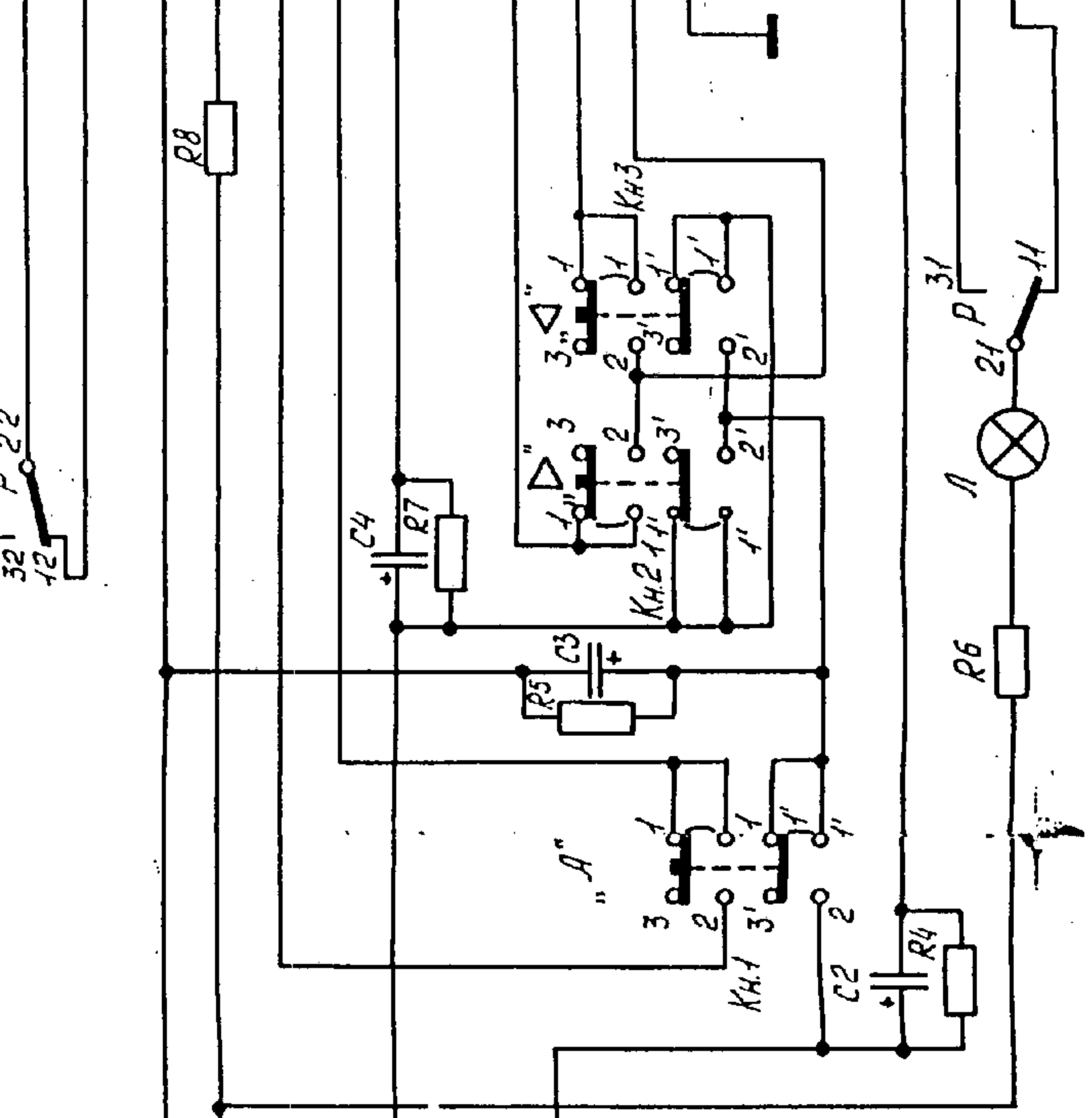
Control diagram of el drive (Type M30) of regulating fittings from control unit BPY-42 and regulating unit PBH				RAJIN TPS
WORKED OUT	CHECKED	APPROVED	Unit No. 4	Dg No 4-1-9
BENN:	TPE:	GNCF:	CONTRACT No 1-68-	Address



2	-U _{обит}
24	+U _{обит}
30	QA
31	
37	P1

18,38	Q5
20,40	QM
19,39	QC
22	Корпус

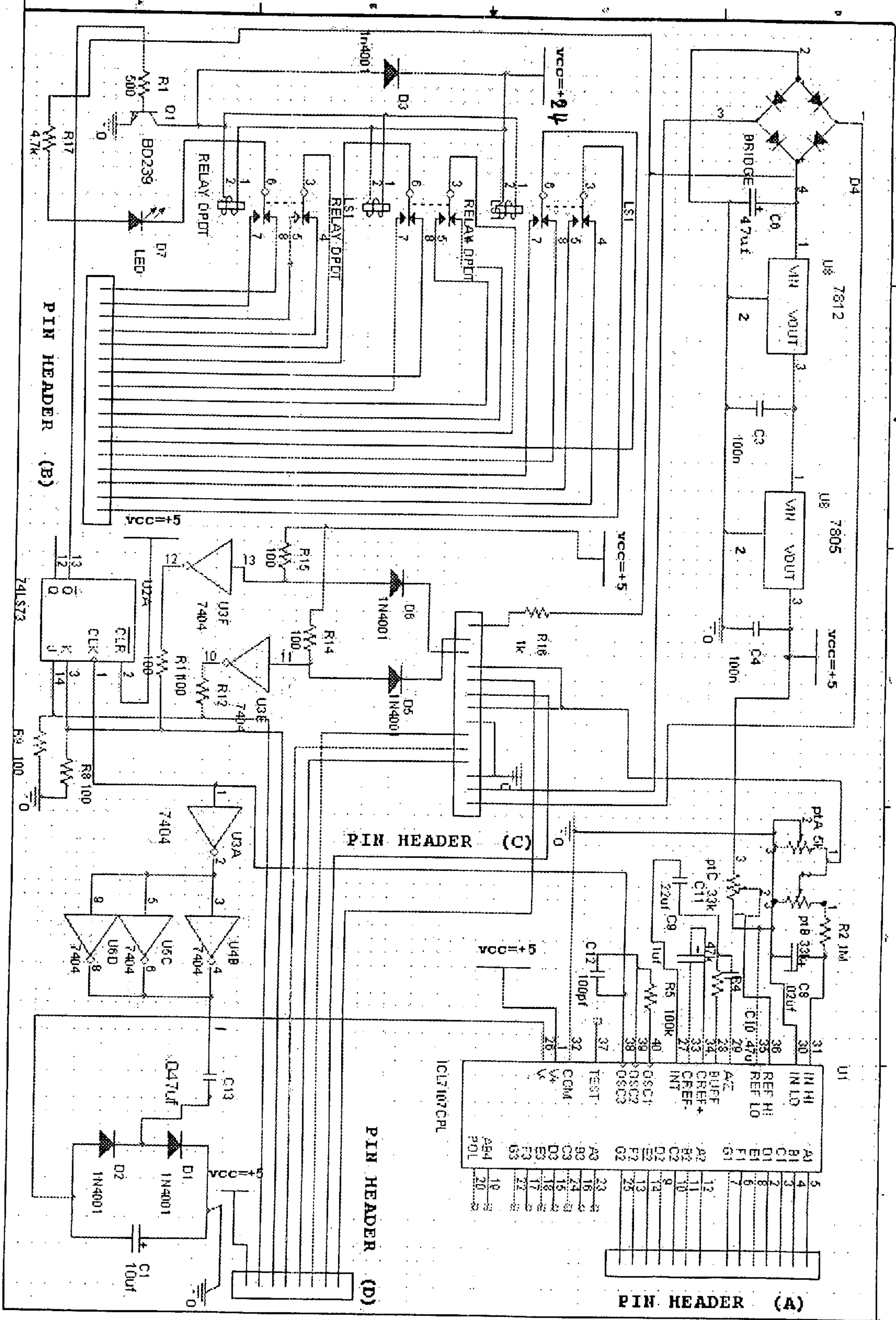
34	P2
23	Л12
25	Л14



Щ	Конт.	1
		21
Цепь		~24В

Цепь	Конт.	27
		26
		28
+X _I		
X ₀		
+X _{II}		

Т-С₂



Handwritten notes at the bottom of the page: *5-32* and *5-5*

تأیید حسن انجام کار پروژه های تحقیقاتی

نام پروژه: شرکت کنترل دستی کنترل ولرها.....

محل انجام پروژه: شرکت مدیریت تولید برق اهواز- نیروگاه رامین

مسئول پروژه: محمد حسینی.....

استفاده کننده: بهره برداری.....

تأیید میگردد که پروژه فوق الذکر به نحو مطلوبی انجام پذیرفته و مورد بهره برداری واقع گردیده است. و در جهت بهبود کار مؤثر بوده و نتایج خوبی در برداشته است.

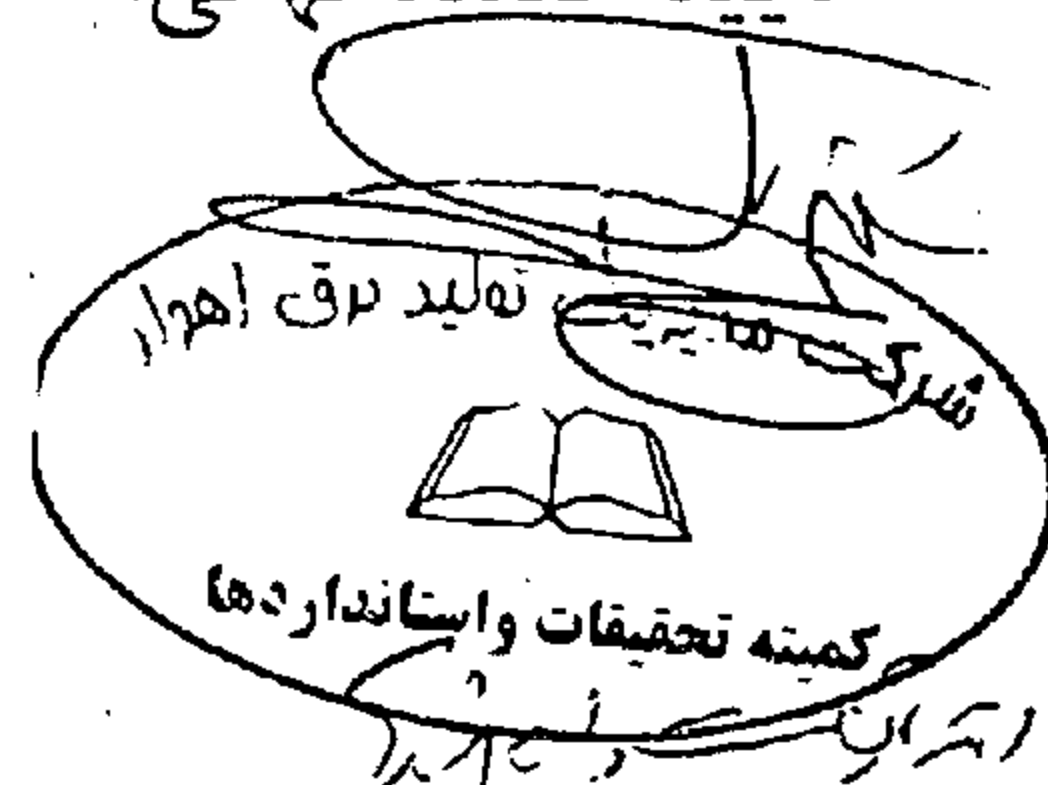
تأیید کنندگان:

۱- مدیر بهره برداری..... امضاء

۲- معاونت فنی و مهندسی..... امضاء

عبدالرحمن حسینی
۸۲.۶۱۴
خواب زاده

تأیید کننده نهائی:





ICL7106, ICL7107, ICL7106S, ICL7107S

3¹/₂ Digit,
LCD/LED Display, A/D Converters

January 1998

Features

- Guaranteed Zero Reading for 0V Input on All Scales
- True Polarity at Zero for Precise Null Detection
- 1pA Typical Input Current
- True Differential Input and Reference, Direct Display Drive
 - LCD ICL7106, LED ICL7107
- Low Noise - Less Than 15 μ V_{p-p}
- On Chip Clock and Reference
- Low Power Dissipation - Typically Less Than 10mW
- No Additional Active Circuits Required
- Enhanced Display Stability (ICL7106S, ICL7107S)

Ordering Information

PART NO.	TEMP. RANGE (°C)	PACKAGE	PKG. NO.
ICL7106CPL	0 to 70	40 Ld PDIP	E40.6
ICL7106RCPL	0 to 70	40 Ld PDIP (Note)	E40.6
ICL7106CM44	0 to 70	44 Ld MQFP	Q44.10x10
ICL7106SCPL	0 to 70	40 Ld PDIP	E40.6
ICL7107SCPL	0 to 70	40 Ld PDIP	E40.6
ICL7107CPL	0 to 70	40 Ld PDIP	E40.6
ICL7107RCPL	0 to 70	40 Ld PDIP (Note)	E40.6
ICL7107CM44	0 to 70	44 Ld MQFP	Q44.10x10

NOTE: "R" indicates device with reversed leads for mounting to PC board underside. "S" indicates enhanced stability.

Description

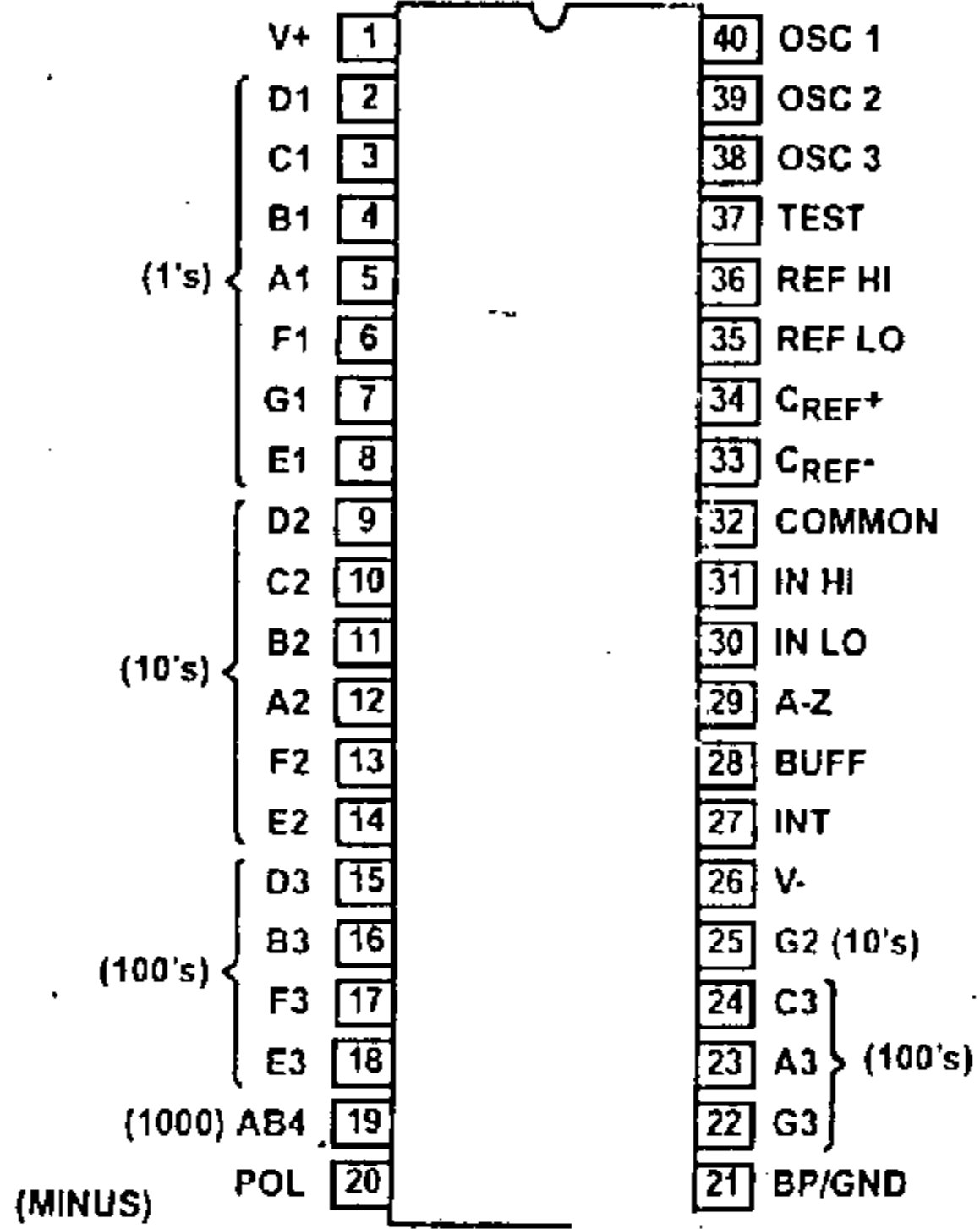
The Intersil ICL7106 and ICL7107 are high performance, low power, 3¹/₂ digit A/D converters. Included are seven segment decoders, display drivers, a reference, and a clock. The ICL7106 is designed to interface with a liquid crystal display (LCD) and includes a multiplexed backplane drive; the ICL7107 will directly drive an instrument size light emitting diode (LED) display.

The ICL7106 and ICL7107 bring together a combination of high accuracy, versatility, and true economy. It features auto-zero to less than 10 μ V, zero drift of less than 1 μ V/ $^{\circ}$ C, input bias current of 10pA (Max), and rollover error of less than one count. True differential inputs and reference are useful in all systems, but give the designer an uncommon advantage when measuring load cells, strain gauges and other bridge type transducers. Finally, the true economy of single power supply operation (ICL7106), enables a high performance panel meter to be built with the addition of only 10 passive components and a display.

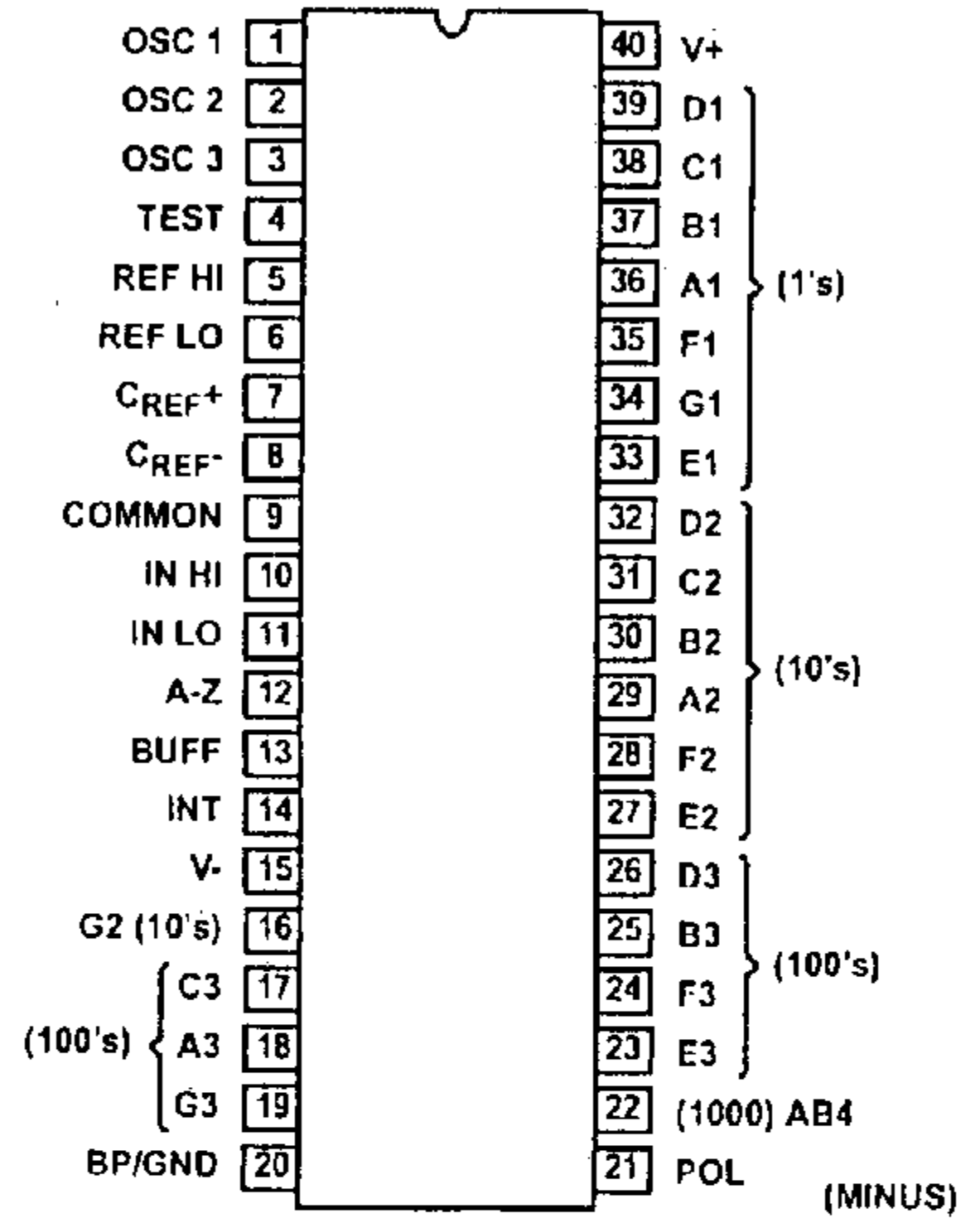
ICL7106, ICL7107, ICL7106S, ICL7107S

Pinouts

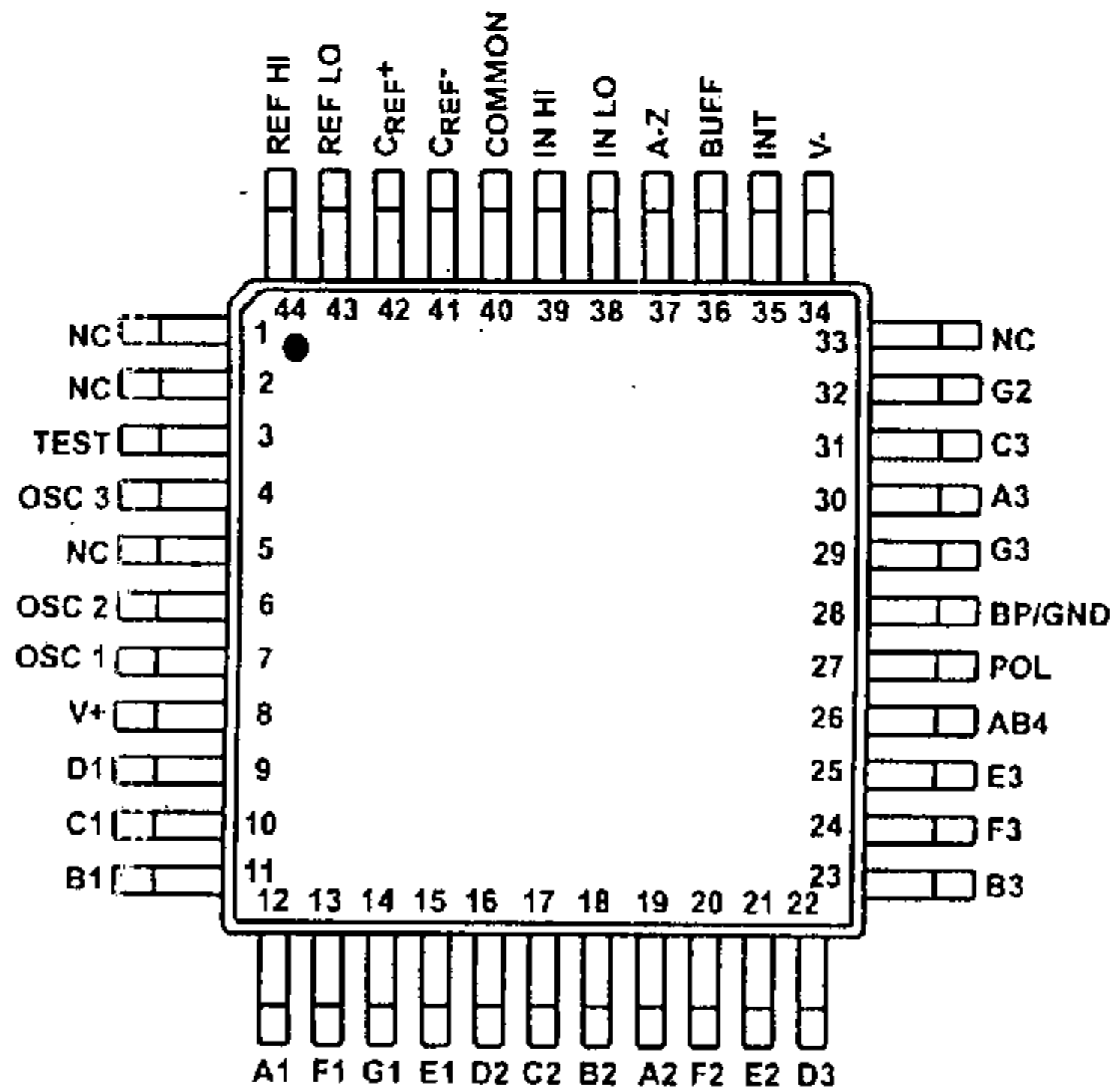
ICL7106, ICL7107 (PDIP)
TOP VIEW



ICL7106R, ICL7107R (PDIP)
TOP VIEW



ICL7106, ICL7107 (MQFP)
TOP VIEW



ICL7106, ICL7107, ICL7106S, ICL7107S

Absolute Maximum Ratings

Supply Voltage	
ICL7106, V+ to V-	15V
ICL7107, V+ to GND	6V
ICL7107, V- to GND	-9V
Analog Input Voltage (Either Input) (Note 1)	V+ to V-
Reference Input Voltage (Either Input)	V+ to V-
Clock Input	
ICL7106	TEST to V+
ICL7107	GND to V+

Thermal Information

Thermal Resistance (Typical, Note 2)	θ_{JA} (°C/W)
PDIP Package	50
MQFP Package	80
Maximum Junction Temperature	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering 10s)	300°C
(MQFP - Lead Tips Only)	

Operating Conditions

Temperature Range 0°C to 70°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTES:

- Input voltages may exceed the supply voltages provided the input current is limited to $\pm 100\mu\text{A}$.
- θ_{JA} is measured with the component mounted on an evaluation PC board in free air.

Electrical Specifications (Note 3)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
SYSTEM PERFORMANCE					
Zero Input Reading	$V_{IN} = 0.0\text{V}$, Full Scale = 200mV	-000.0	± 000.0	+000.0	Digital Reading
Stability (Last Digit) (ICL7106S, ICL7107S Only)	Fixed Input Voltage (Note 7)	-000.0	± 000.0	+000.0	Digital Reading
Ratiometric Reading	$V_{IN} = V_{REF}$, $V_{REF} = 100\text{mV}$	999	999/1000	1000	Digital Reading
Rollover Error	$-V_{IN} = +V_{IN} \cong 200\text{mV}$ Difference in Reading for Equal Positive and Negative Inputs Near Full Scale	-	± 0.2	± 1	Counts
Linearity	Full Scale = 200mV or Full Scale = 2V Maximum Deviation from Best Straight Line Fit (Note 6)	-	± 0.2	± 1	Counts
Common Mode Rejection Ratio	$V_{CM} = 1\text{V}$, $V_{IN} = 0\text{V}$, Full Scale = 200mV (Note 6)	-	50	-	$\mu\text{V/V}$
Noise	$V_{IN} = 0\text{V}$, Full Scale = 200mV (Peak-To-Peak Value Not Exceeded 95% of Time)	-	15	-	μV
Leakage Current Input	$V_{IN} = 0$ (Note 6)	-	1	10	pA
Zero Reading Drift	$V_{IN} = 0$, 0°C To 70°C (Note 6)	-	0.2	1	$\mu\text{V}/^\circ\text{C}$
Scale Factor Temperature Coefficient	$V_{IN} = 199\text{mV}$, 0°C To 70°C. (Ext. Ref. 0ppm/°C) (Note 6)	-	1	5	ppm/°C
End Power Supply Character V+ Supply Current	$V_{IN} = 0$ (Does Not Include LED Current for ICL7107)	-	1.0	1.8	mA
End Power Supply Character V- Supply Current	ICL7107 Only	-	0.6	1.8	mA
COMMON Pin Analog Common Voltage	25k Ω Between Common and Positive Supply (With Respect to + Supply)	2.4	3.0	3.2	V
Temperature Coefficient of Analog Common	25k Ω Between Common and Positive Supply (With Respect to + Supply)	-	80	-	ppm/°C
DISPLAY DRIVER ICL7106 ONLY					
Peak-To-Peak Segment Drive Voltage	V+ to V- = 9V (Note 5)	4	5.5	6	V
Peak-To-Peak Backplane Drive Voltage					

ICL7106, ICL7107, ICL7106S, ICL7107S

Electrical Specifications (Note 3) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
DISPLAY DRIVER ICL7107 ONLY					
Segment Sinking Current (Except Pins 19 and 20)	V+ = 5V, Segment Voltage = 3V	5	8	-	mA
Pin 19 Only		10	16	-	mA
Pin 20 Only		4	7	-	mA

NOTES:

3. Dissipation rating assumes device is mounted with all leads soldered to printed circuit board.
4. Unless otherwise noted, specifications apply to both the ICL7106 and ICL7107 at $T_A = 25^\circ\text{C}$. $f_{\text{CLOCK}} = 48\text{kHz}$. ICL7106 is tested in the circuit of Figure 1. ICL7107 is tested in the circuit of Figure 2.
5. Back plane drive is in phase with segment drive for 'off' segment, 180 degrees out of phase for 'on' segment. Frequency is 20 times conversion rate. Average DC component is less than 50mV.
6. Not tested, guaranteed by design.
7. Sample Tested.

Typical Applications and Test Circuits

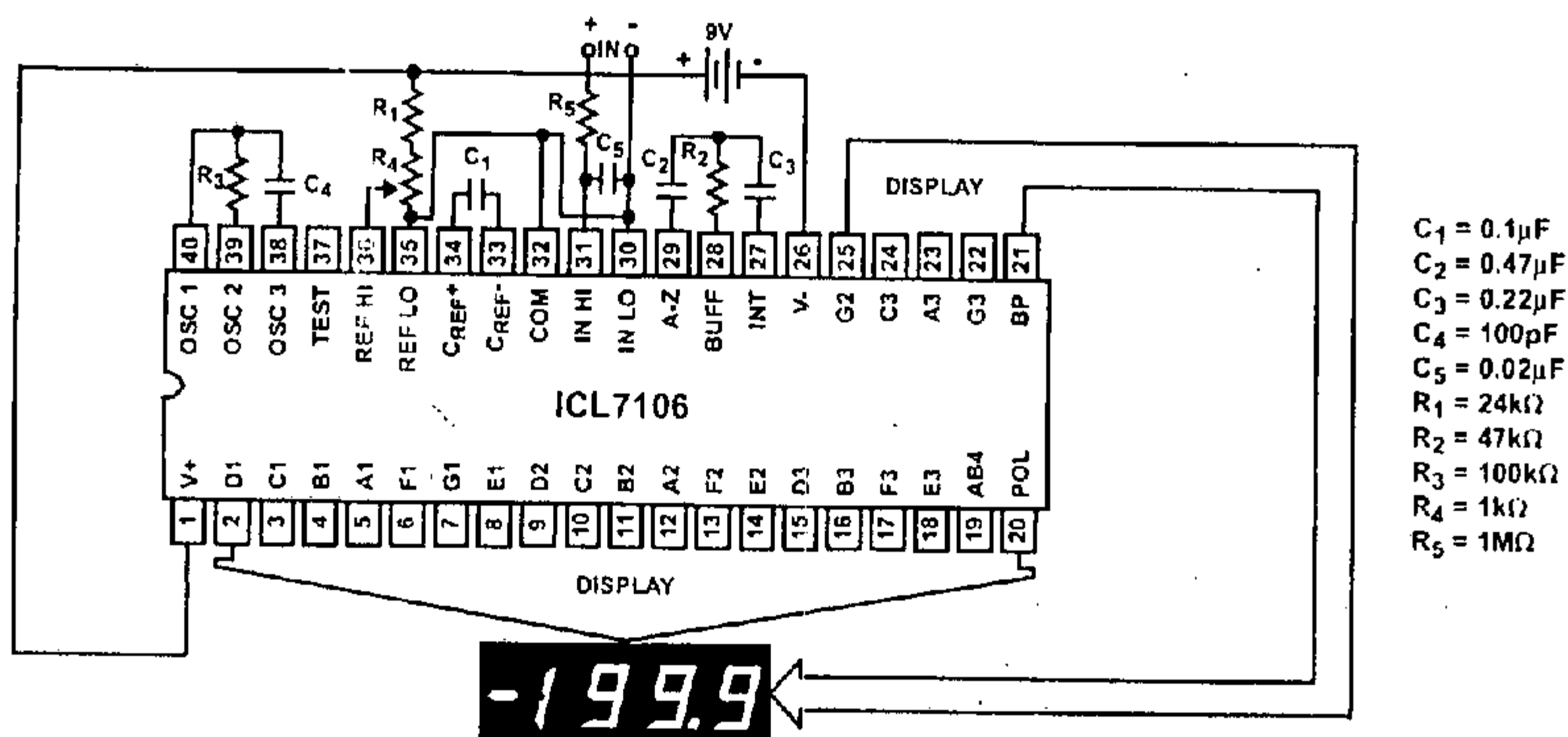


FIGURE 1. ICL7106 TEST CIRCUIT AND TYPICAL APPLICATION WITH LCD DISPLAY COMPONENTS SELECTED FOR 200mV² FULL SCALE

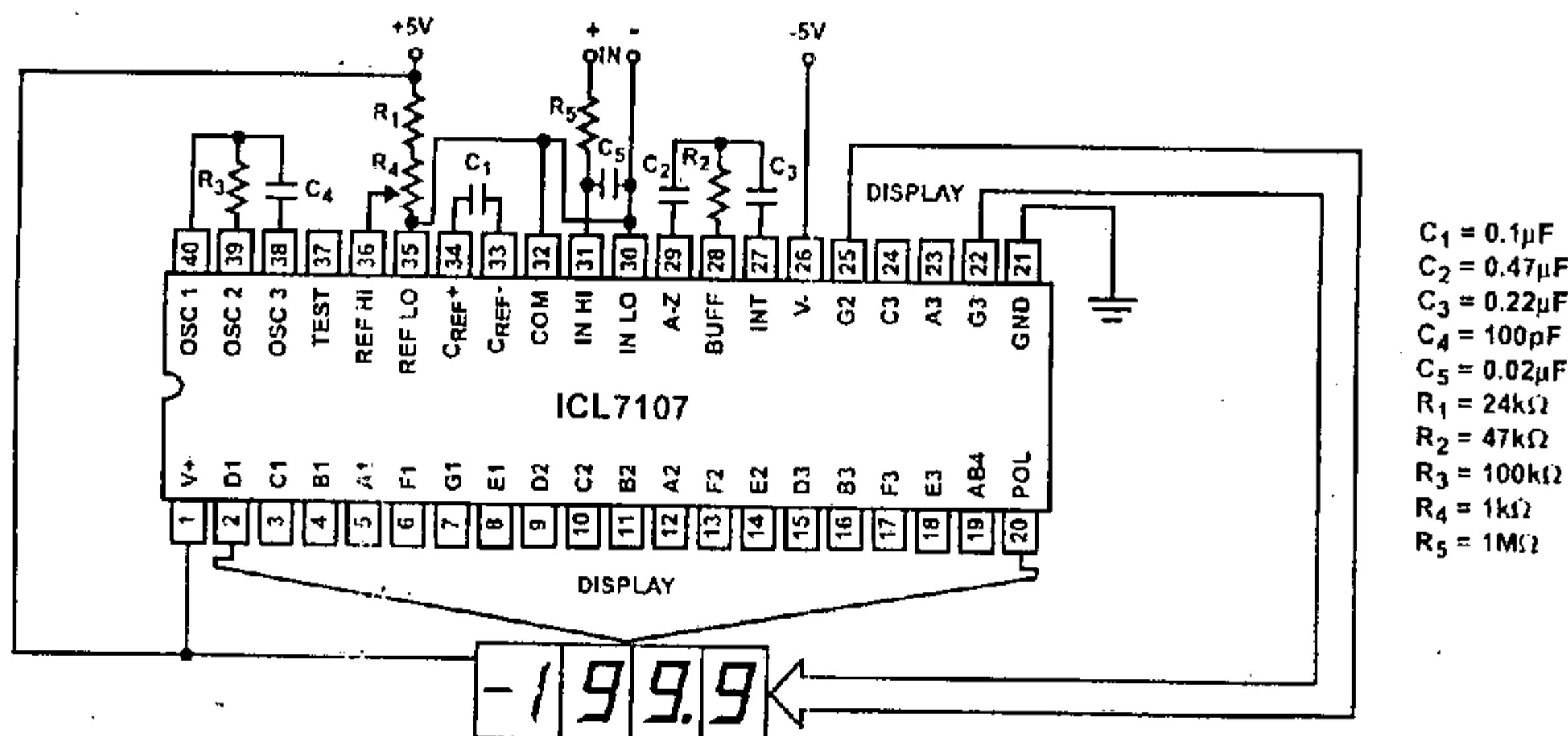


FIGURE 2. ICL7107 TEST CIRCUIT AND TYPICAL APPLICATION WITH LED DISPLAY COMPONENTS SELECTED FOR 200mV FULL SCALE

ICL7106, ICL7107, ICL7106S, ICL7107S

Design Information Summary Sheet

- **OSCILLATOR FREQUENCY**

$$f_{OSC} = 0.45/RC$$

$$C_{OSC} > 50pF; R_{OSC} > 50k\Omega$$

$$f_{OSC} (Typ) = 48kHz$$

- **OSCILLATOR PERIOD**

$$t_{OSC} = RC/0.45$$

- **INTEGRATION CLOCK FREQUENCY**

$$f_{CLOCK} = f_{OSC}/4$$

- **INTEGRATION PERIOD**

$$t_{INT} = 1000 \times (4/f_{OSC})$$

- **60/50Hz REJECTION CRITERION**

$$t_{INT}/t_{60Hz} \text{ or } t_{INT}/t_{50Hz} = \text{Integer}$$

- **OPTIMUM INTEGRATION CURRENT**

$$I_{INT} = 4\mu A$$

- **FULL SCALE ANALOG INPUT VOLTAGE**

$$V_{INFS} (Typ) = 200mV \text{ or } 2V$$

- **INTEGRATE RESISTOR**

$$R_{INT} = \frac{V_{INFS}}{I_{INT}}$$

- **INTEGRATE CAPACITOR**

$$C_{INT} = \frac{(t_{INT})(I_{INT})}{V_{INT}}$$

- **INTEGRATOR OUTPUT VOLTAGE SWING**

$$V_{INT} = \frac{(I_{INT})(t_{INT})}{C_{INT}}$$

- **V_{INT} MAXIMUM SWING:**

$$(V^- + 0.5V) < V_{INT} < (V^+ - 0.5V), V_{INT} (Typ) = 2V$$

- **DISPLAY COUNT**

$$COUNT = 1000 \times \frac{V_{IN}}{V_{REF}}$$

- **CONVERSION CYCLE**

$$t_{CYC} = t_{CLOCK} \times 4000$$

$$t_{CYC} = t_{OSC} \times 16,000$$

when $f_{OSC} = 48kHz$; $t_{CYC} = 333ms$

- **COMMON MODE INPUT VOLTAGE**

$$(V^- + 1V) < V_{IN} < (V^+ - 0.5V)$$

- **AUTO-ZERO CAPACITOR**

$$0.01\mu F < C_{AZ} < 1\mu F$$

- **REFERENCE CAPACITOR**

$$0.1\mu F < C_{REF} < 1\mu F$$

- **V_{COM}**

Biased between V_i and V^- .

- **V_{COM} \approx V⁺ - 2.8V**

Regulation lost when V^+ to $V^- < \approx 6.8V$
If V_{COM} is externally pulled down to $(V^+ + V^-)/2$, the V_{COM} circuit will turn off.

- **ICL7106 POWER SUPPLY: SINGLE 9V**

$V^+ - V^- = 9V$
Digital supply is generated internally
 $V_{GND} \approx V^+ - 4.5V$

- **ICL7106 DISPLAY: LCD**

Type: Direct drive with digital logic supply amplitude.

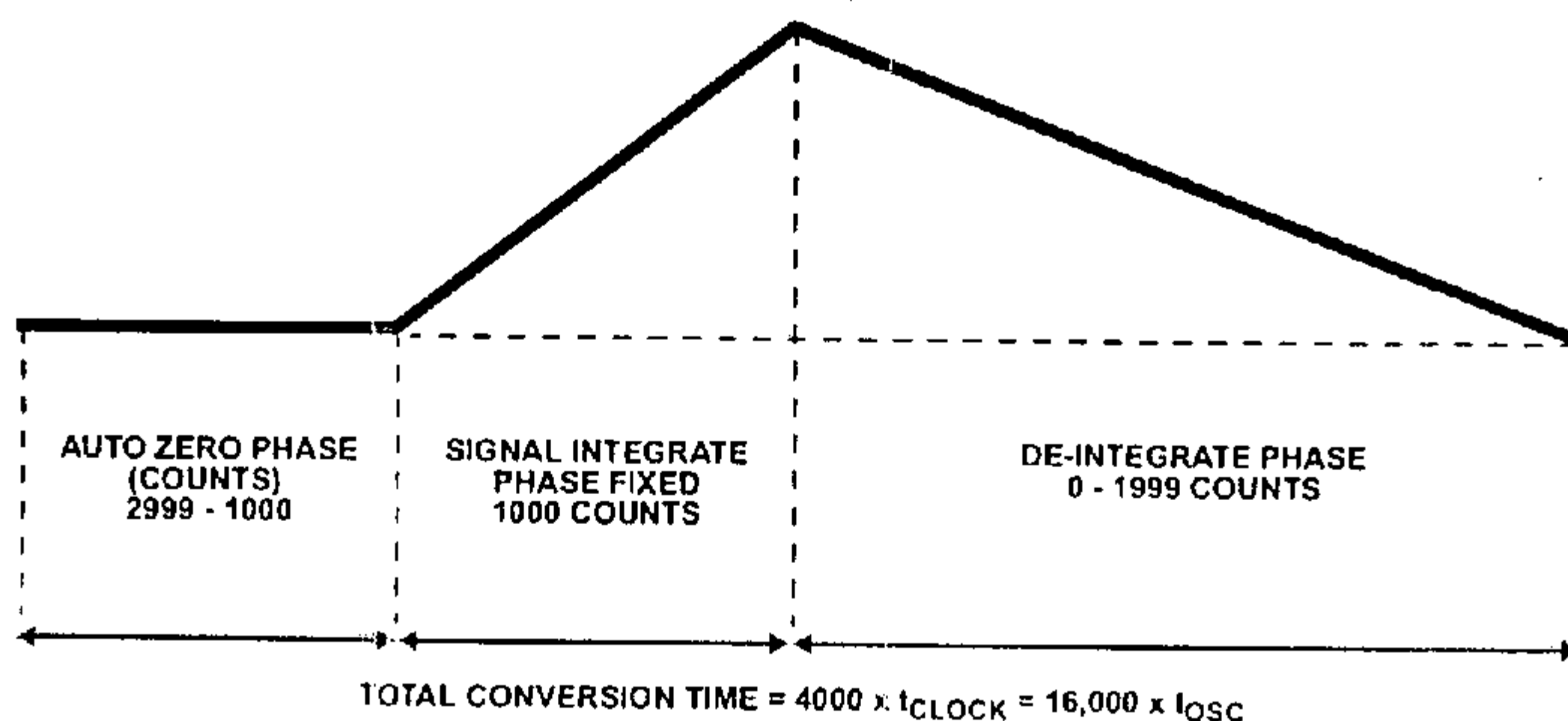
- **ICL7107 POWER SUPPLY: DUAL $\pm 5.0V$**

$V^+ = +5V$ to GND
 $V^- = -5V$ to GND
Digital Logic and LED driver supply V^+ to GND

- **ICL7107 DISPLAY: LED**

Type: Non-Multiplexed Common Anode

Typical Integrator Amplifier Output Waveform (INT Pin)



ICL7106, ICL7107, ICL7106S, ICL7107S

Detailed Description

Analog Section

Figure 3 shows the Analog Section for the ICL7106 and ICL7107. Each measurement cycle is divided into three phases. They are (1) auto-zero (A-Z), (2) signal integrate (INT) and (3) de-integrate (DE).

Auto-Zero Phase

During auto-zero three things happen. First, input high and low are disconnected from the pins and internally shorted to analog COMMON. Second, the reference capacitor is charged to the reference voltage. Third, a feedback loop is closed around the system to charge the auto-zero capacitor C_{AZ} to compensate for offset voltages in the buffer amplifier, integrator, and comparator. Since the comparator is included in the loop, the A-Z accuracy is limited only by the noise of the system. In any case, the offset referred to the input is less than $10\mu\text{V}$.

Signal Integrate Phase

During signal integrate, the auto-zero loop is opened, the internal short is removed, and the internal input high and low are connected to the external pins. The converter then integrates the differential voltage between IN HI and IN LO for a fixed time. This differential voltage can be within a wide common mode range: up to 1V from either supply. If, on the other hand, the input signal has no return with respect to the converter power supply, IN LO can be tied to analog COMMON to establish the correct common mode voltage. At

the end of this phase, the polarity of the integrated signal is determined.

De-Integrate Phase

The final phase is de-integrate, or reference integrate. Input low is internally connected to analog COMMON and input high is connected across the previously charged reference capacitor. Circuitry within the chip ensures that the capacitor will be connected with the correct polarity to cause the integrator output to return to zero. The time required for the output to return to zero is proportional to the input signal. Specifically the digital reading displayed is:

$$\text{DISPLAY COUNT} = 1000 \left(\frac{V_{\text{IN}}}{V_{\text{REF}}} \right)$$

Differential Input

The input can accept differential voltages anywhere within the common mode range of the input amplifier, or specifically from 0.5V below the positive supply to 1V above the negative supply. In this range, the system has a CMRR of 86dB typical. However, care must be exercised to assure the integrator output does not saturate. A worst case condition would be a large positive common mode voltage with a near full scale negative differential input voltage. The negative input signal drives the integrator positive when most of its swing has been used up by the positive common mode voltage. For these critical applications the integrator output swing can be reduced to less than the recommended 2V full scale swing with little loss of accuracy. The integrator output can swing to within 0.3V of either supply without loss of linearity.

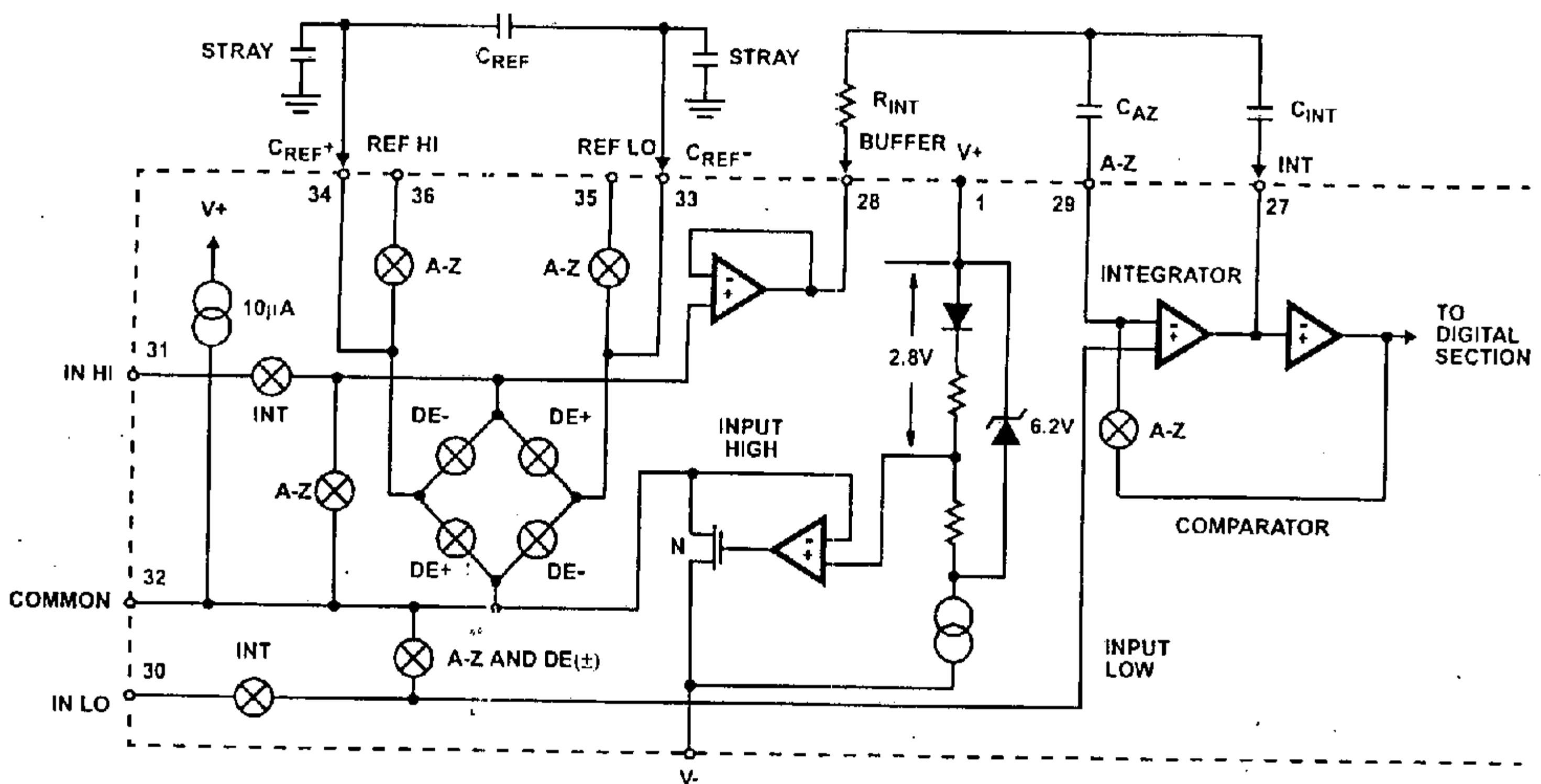


FIGURE 3. ANALOG SECTION OF ICL7106 AND ICL7107

ICL7106, ICL7107, ICL7106S, ICL7107S

Differential Reference

The reference voltage can be generated anywhere within the power supply voltage of the converter. The main source of common mode error is a roll-over voltage caused by the reference capacitor losing or gaining charge to stray capacity on its nodes. If there is a large common mode voltage, the reference capacitor can gain charge (increase voltage) when called up to de-integrate a positive signal but lose charge (decrease voltage) when called up to de-integrate a negative input signal. This difference in reference for positive or negative input voltage will give a roll-over error. However, by selecting the reference capacitor such that it is large enough in comparison to the stray capacitance, this error can be held to less than 0.5 count worst case. (See Component Value Selection.)

Analog COMMON

This pin is included primarily to set the common mode voltage for battery operation (ICL7106) or for any system where the input signals are floating with respect to the power supply. The COMMON pin sets a voltage that is approximately 2.8V more negative than the positive supply. This is selected to give a minimum end-of-life battery voltage of about 6V. However, analog COMMON has some of the attributes of a reference voltage. When the total supply voltage is large enough to cause the zener to regulate ($>7V$), the COMMON voltage will have a low voltage coefficient ($0.001\%/V$), low output impedance ($\approx 15\Omega$), and a temperature coefficient typically less than $80\text{ppm}/^\circ\text{C}$.

The limitations of the on chip reference should also be recognized, however. With the ICL7107, the internal heating which results from the LED drivers can cause some degradation in performance. Due to their higher thermal resistance, plastic parts are poorer in this respect than ceramic. The combination of reference Temperature Coefficient (TC), internal chip dissipation, and package thermal resistance can increase noise near full scale from $25\mu\text{V}$ to $80\mu\text{V}_{\text{p.p}}$. Also the linearity in going from a high dissipation count such as 1000 (20 segments on) to a low dissipation count such as 1111 (8 segments on) can suffer by a count or more. Devices with a positive TC reference may require several counts to pull out of an over-range condition. This is because over-range is a low dissipation mode, with the three least significant digits blanked. Similarly, units with a negative TC may cycle between over-range and a non-over-range count as the die alternately heats and cools. All these problems are of course eliminated if an external reference is used.

The ICL7106, with its negligible dissipation, suffers from none of these problems. In either case, an external reference can easily be added, as shown in Figure 4.

Analog COMMON is also used as the input low return during auto-zero and de-integrate. If IN LO is different from analog COMMON, a common mode voltage exists in the system and is taken care of by the excellent CMRR of the converter. However, in some applications IN LO will be set at a fixed known voltage (power supply common for instance). In this application, analog COMMON should be tied to the same point, thus removing the common mode voltage from the converter. The same holds true for the reference voltage. If reference can be conveniently tied to analog COMMON, it

should be since this removes the common mode voltage from the reference system.

Within the IC, analog COMMON is tied to an N-Channel FET that can sink approximately 30mA of current to hold the voltage 2.8V below the positive supply (when a load is trying to pull the common line positive). However, there is only $10\mu\text{A}$ of source current, so COMMON may easily be tied to a more negative voltage thus overriding the internal reference.

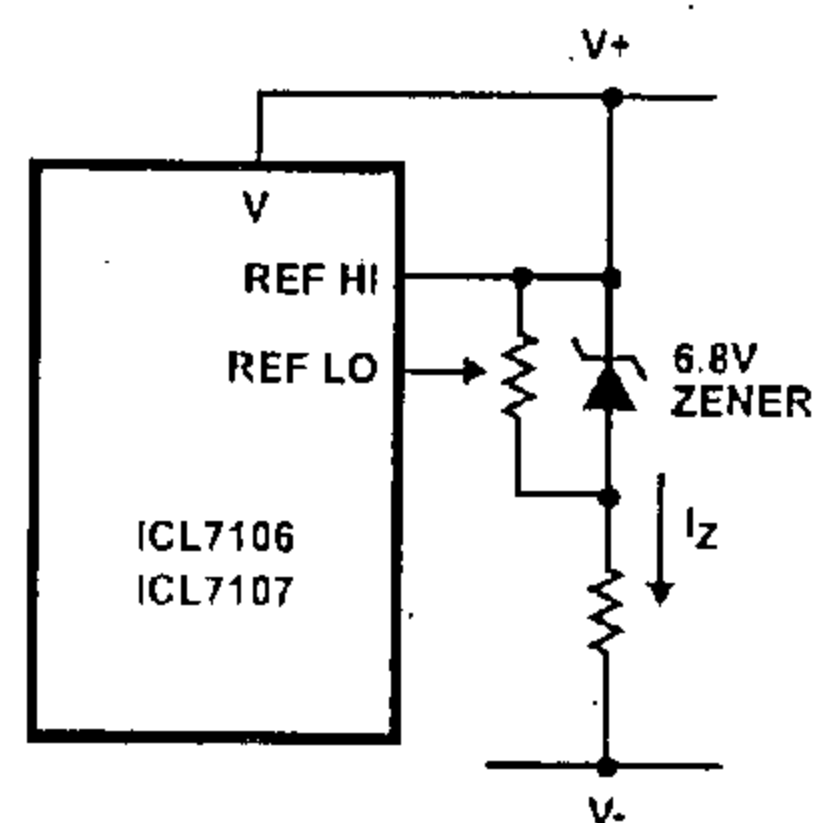


FIGURE 4A.

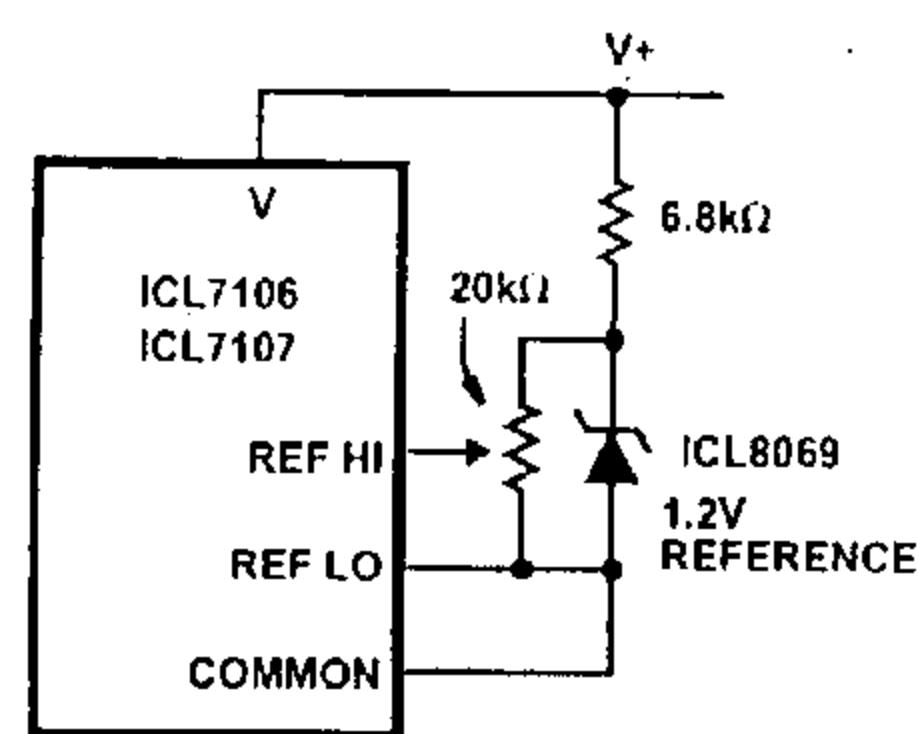


FIGURE 4B.

FIGURE 4. USING AN EXTERNAL REFERENCE

TEST

The TEST pin serves two functions. On the ICL7106 it is coupled to the internally generated digital supply through a 500Ω resistor. Thus it can be used as the negative supply for externally generated segment drivers such as decimal points or any other presentation the user may want to include on the LCD display. Figures 5 and 6 show such an application. No more than a 1mA load should be applied.

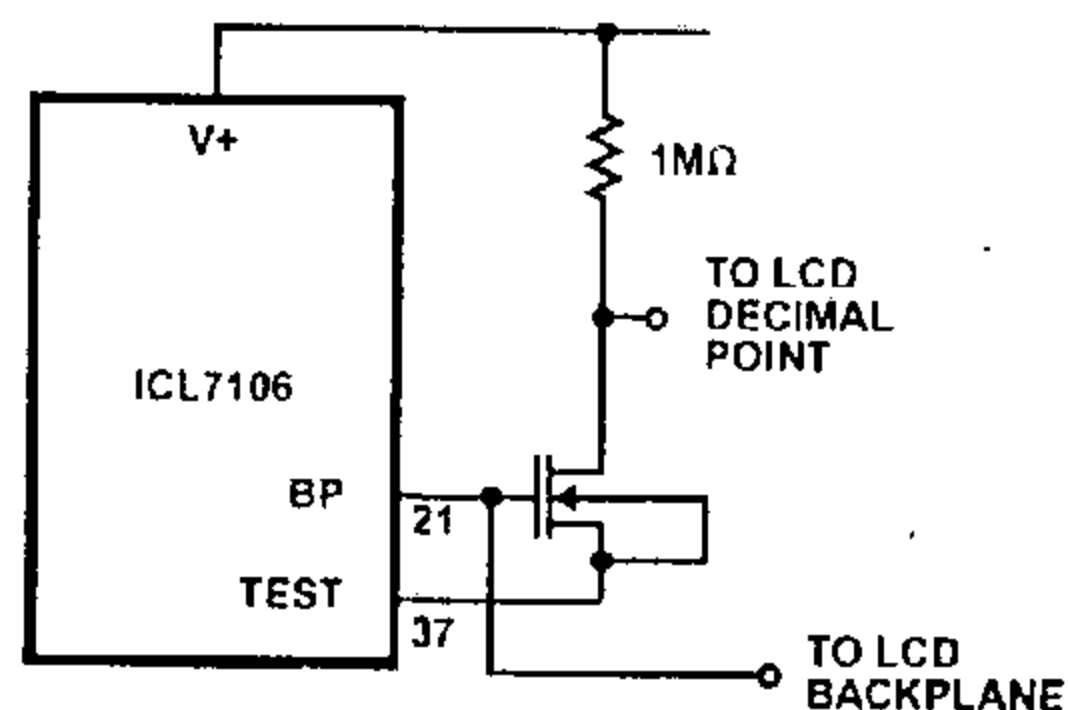


FIGURE 5. SIMPLE INVERTER FOR FIXED DECIMAL POINT

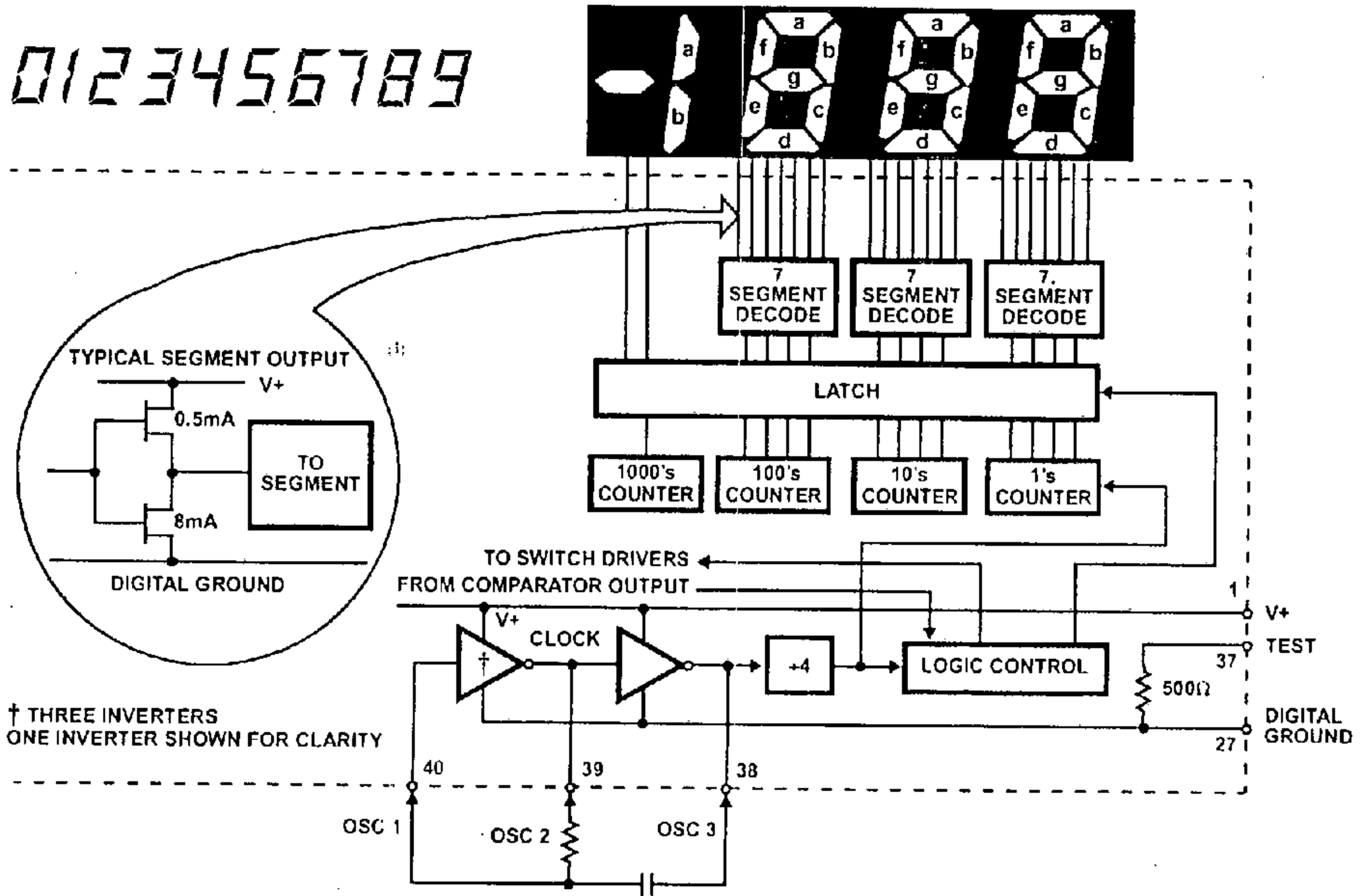


FIGURE 8. ICL7107 DIGITAL SECTION

System Timing

Figure 9 shows the clocking arrangement used in the ICL7106 and ICL7107. Two basic clocking arrangements can be used:

1. Figure 9A. An external oscillator connected to pin 40.
2. Figure 9B. An R-C oscillator using all three pins.

The oscillator frequency is divided by four before it clocks the decade counters. It is then further divided to form the three convert-cycle phases. These are signal integrate (1000 counts), reference de-integrate (0 to 2000 counts) and auto-zero (1000 to 3000 counts). For signals less than full scale, auto-zero gets the unused portion of reference de-integrate. This makes a complete measure cycle of 4,000 counts (16,000 clock pulses) independent of input voltage. For three readings/second, an oscillator frequency of 48kHz would be used.

To achieve maximum rejection of 60Hz pickup, the signal integrate cycle should be a multiple of 60Hz. Oscillator frequencies of 240kHz, 120kHz, 80kHz, 60kHz, 48kHz, 40kHz, 33¹/₃kHz, etc. should be selected. For 50Hz rejection, Oscillator frequencies of 200kHz, 100kHz, 66²/₃kHz, 50kHz, 40kHz, etc. would be suitable. Note that 40kHz (2.5 readings/second) will reject both 50Hz and 60Hz (also 400Hz and 440Hz).

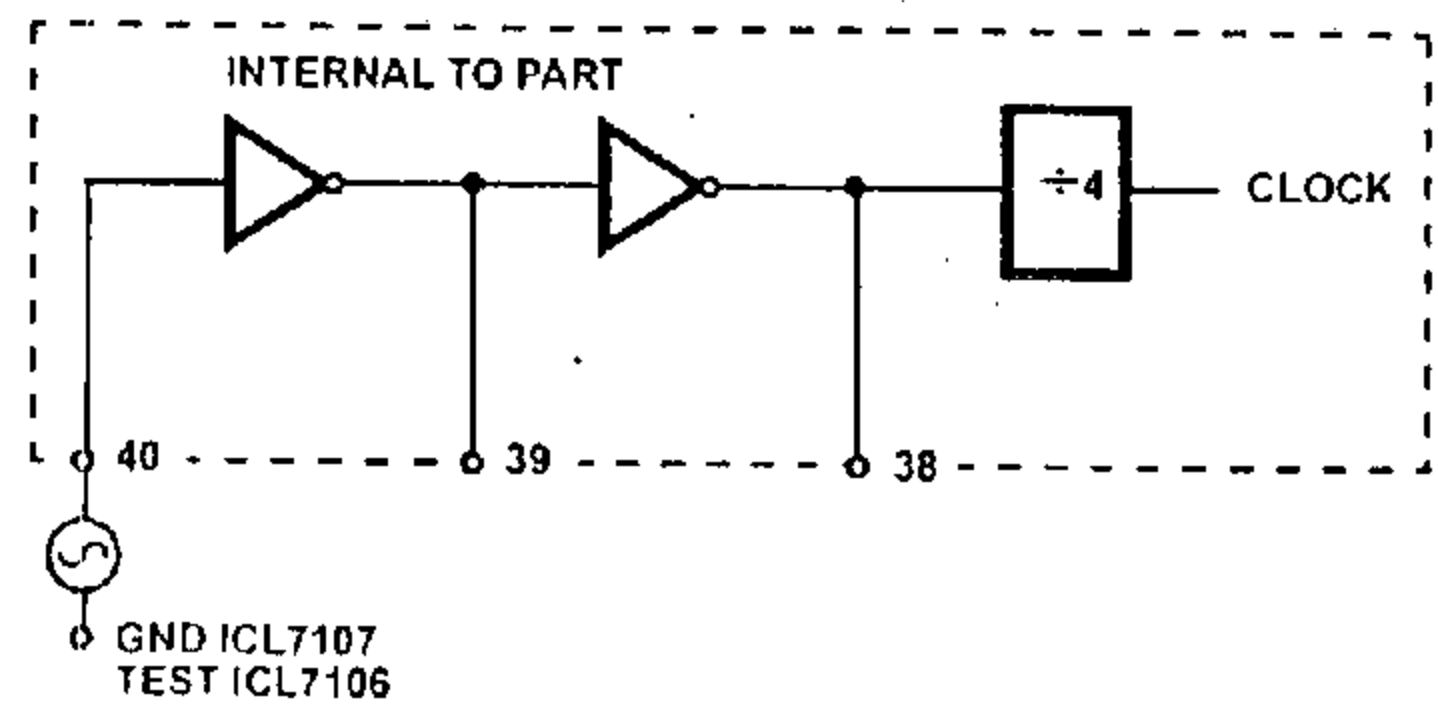


FIGURE 9A.

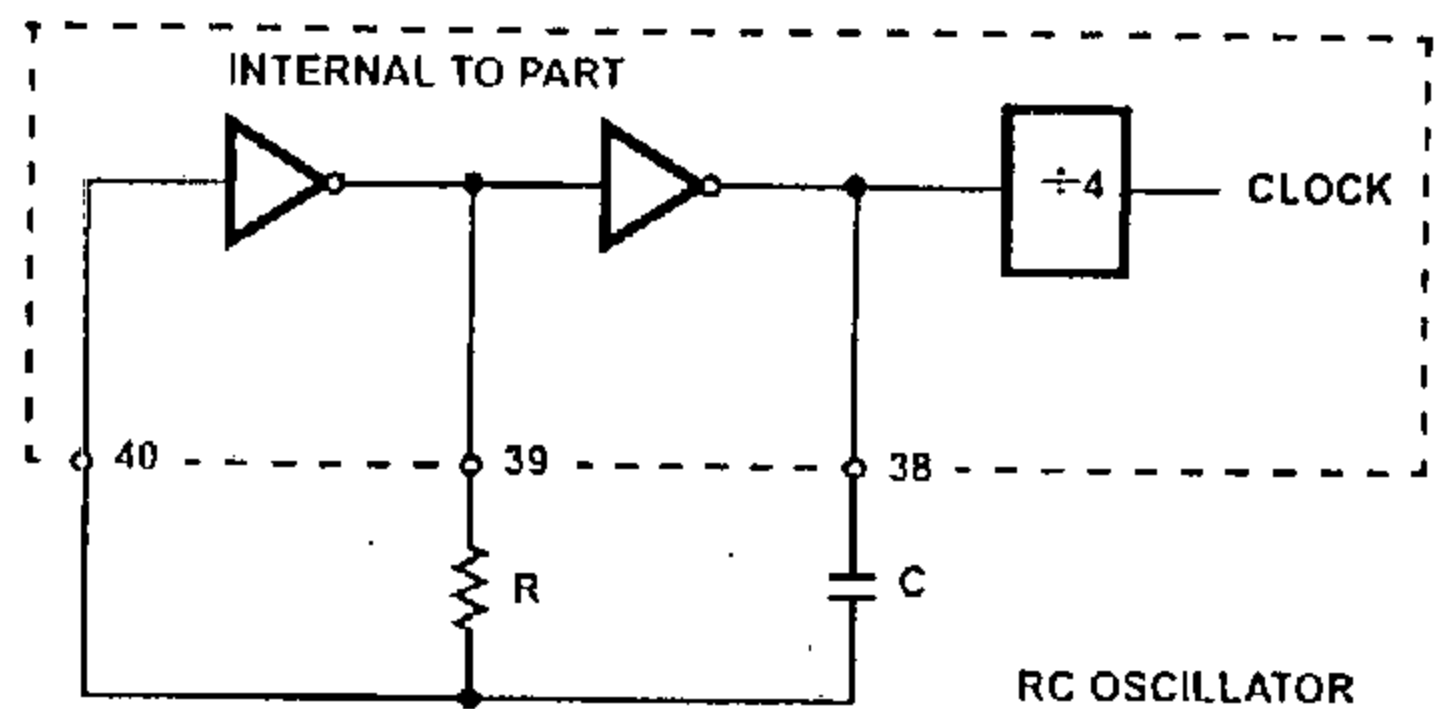


FIGURE 9B.

FIGURE 9. CLOCK CIRCUITS

Component Value Selection

Integrating Resistor

Both the buffer amplifier and the integrator have a class A output stage with 100µA of quiescent current. They can supply 4µA of drive current with negligible nonlinearity. The integrating resistor should be large enough to remain in this very linear region over the input voltage range, but small enough that undue leakage requirements are not placed on the PC board. For 2V full scale, 470kΩ is near optimum and similarly a 47kΩ for a 200mV scale.

Integrating Capacitor

The integrating capacitor should be selected to give the maximum voltage swing that ensures tolerance buildup will not saturate the integrator swing (approximately 0.3V from either supply). In the ICL7106 or the ICL7107, when the analog COMMON is used as a reference, a nominal +2V full-scale integrator swing is fine. For the ICL7107 with +5V supplies and analog COMMON tied to supply ground, a ±3.5V to +4V swing is nominal. For three readings/second (48kHz clock) nominal values for C_{INT} are 0.22µF and 0.10µF, respectively. Of course, if different oscillator frequencies are used, these values should be changed in inverse proportion to maintain the same output swing.

An additional requirement of the integrating capacitor is that it must have a low dielectric absorption to prevent roll-over errors. While other types of capacitors are adequate for this application, polypropylene capacitors give undetectable errors at reasonable cost.

Auto-Zero Capacitor

The size of the auto-zero capacitor has some influence on the noise of the system. For 200mV full scale where noise is very important, a 0.47µF capacitor is recommended. On the 2V scale, a 0.047µF capacitor increases the speed of recovery from overload and is adequate for noise on this scale.

Reference Capacitor

A 0.1µF capacitor gives good results in most applications. However, where a large common mode voltage exists (i.e., the REF LO pin is not at analog COMMON) and a 200mV scale is used, a larger value is required to prevent roll-over error. Generally 1µF will hold the roll-over error to 0.5 count in this instance.

Oscillator Components

For all ranges of frequency a 100kΩ resistor is recommended and the capacitor is selected from the equation:

$$f = \frac{0.45}{RC} \text{ For 48kHz Clock (3 Readings/sec).}$$

$$C = 100\text{pF.}$$

Reference Voltage

The analog input required to generate full scale output (2000 counts) is: $V_{IN} = 2V_{REF}$. Thus, for the 200mV and 2V scale, V_{REF} should equal 100mV and 1V, respectively. However, in many applications where the A/D is connected to a transducer, there will exist a scale factor other than unity between the input voltage and the digital reading. For instance, in a weighing system, the designer might like to have a full scale reading when the voltage from the transducer is 0.662V. Instead of dividing the input down to 200mV, the designer should use the input voltage directly and select $V_{REF} = 0.341V$. Suitable values for integrating resistor and capacitor would be 120kΩ and 0.22µF. This makes the system slightly quieter and also avoids a divider network on the input. The ICL7107 with ±5V supplies can accept input signals up to ±4V. Another advantage of this system occurs when a digital reading of zero is desired for $V_{IN} \neq 0$. Temperature and weighing systems with a variable fare are examples. This offset reading can be conveniently generated by connecting the voltage transducer between IN HI and COMMON and the variable (or fixed) offset voltage between COMMON and IN LO.

ICL7107 Power Supplies

The ICL7107 is designed to work from ±5V supplies. However, if a negative supply is not available, it can be generated from the clock output with 2 diodes, 2 capacitors, and an inexpensive IC. Figure 10 shows this application. See ICL7660 data sheet for an alternative.

In fact, in selected applications no negative supply is required. The conditions to use a single +5V supply are:

1. The input signal can be referenced to the center of the common mode range of the converter.
2. The signal is less than ±1.5V.
3. An external reference is used.

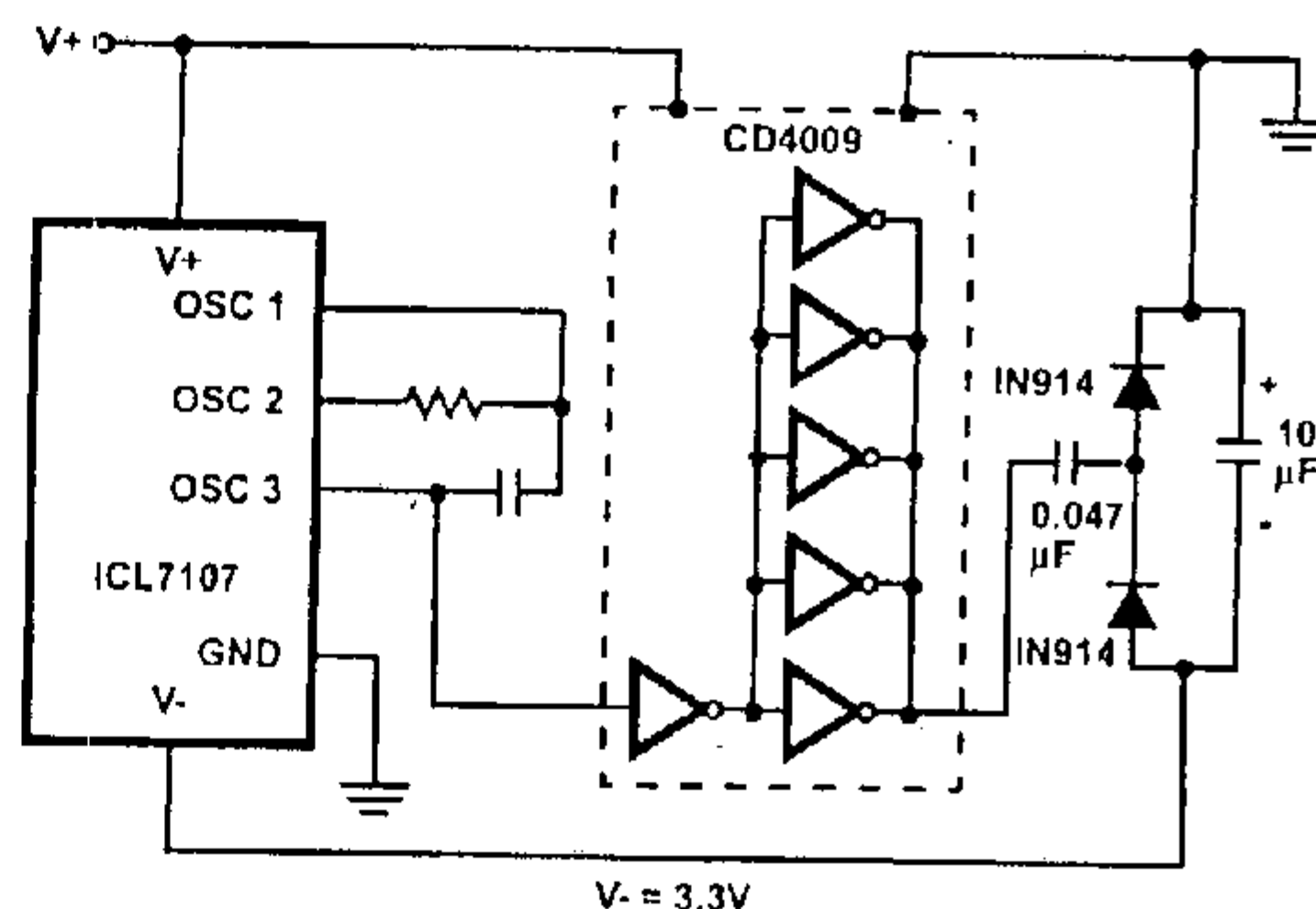


FIGURE 10. GENERATING NEGATIVE SUPPLY FROM +5V

ICL7106, ICL7107, ICL7106S, ICL7107S

Typical Applications

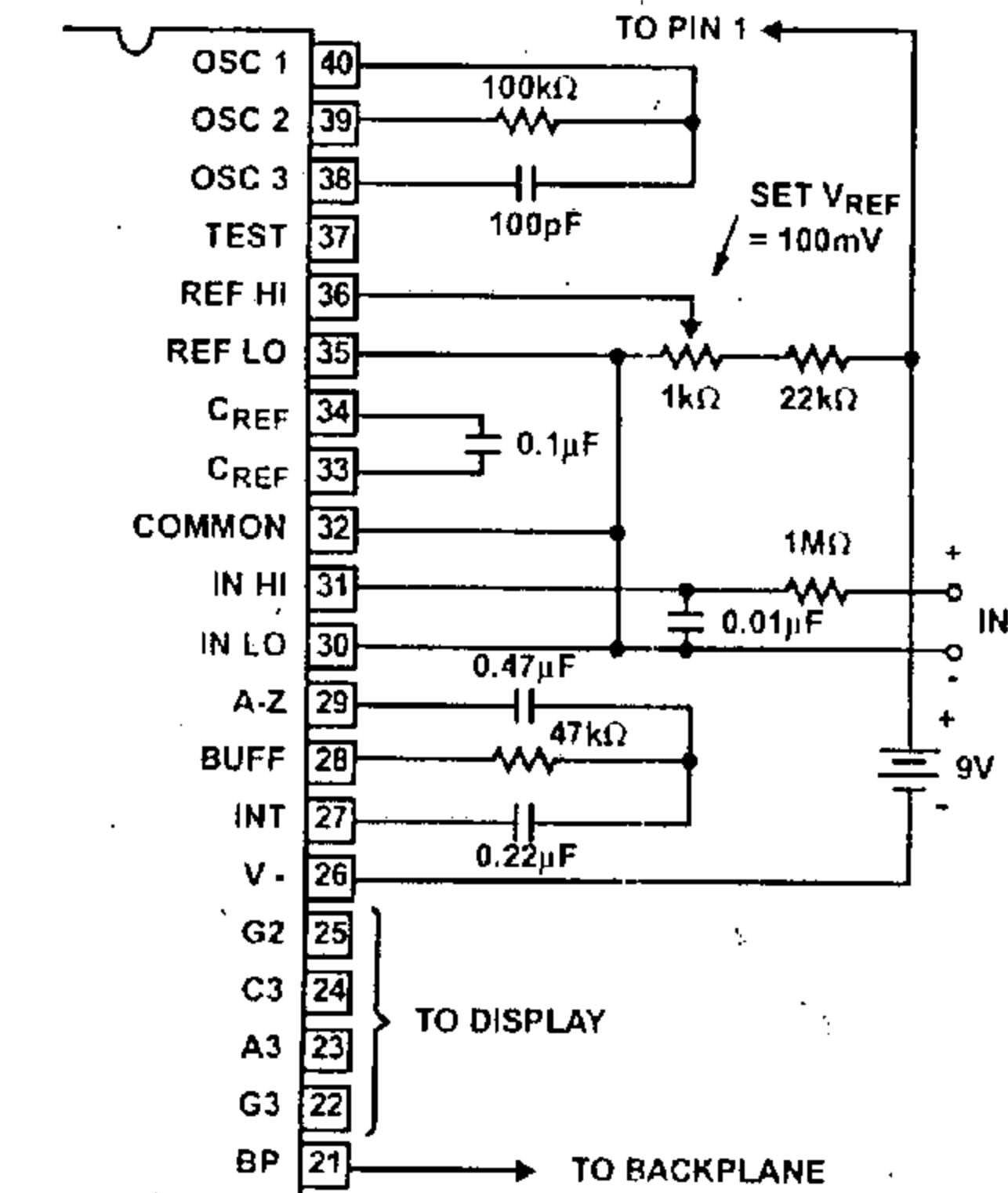
The ICL7106 and ICL7107 may be used in a wide variety of configurations. The circuits which follow show some of the possibilities, and serve to illustrate the exceptional versatility of these A/D converters.

The following application notes contain very useful information on understanding and applying this part and are available from Intersil Corporation.

Application Notes

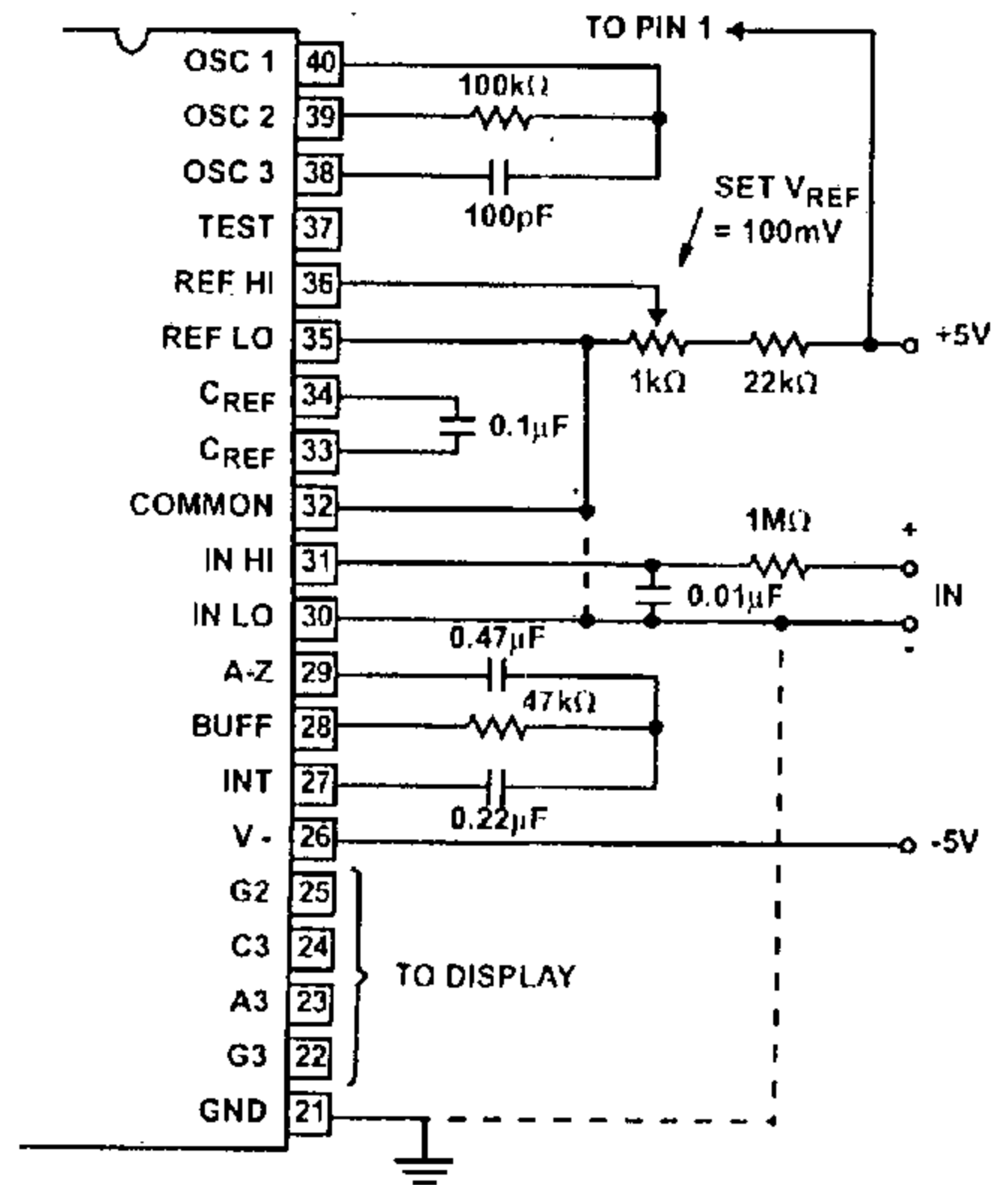
NOTE #	DESCRIPTION	AnswerFAX DOC. #
AN016	"Selecting A/D Converters"	9016
AN017	"The Integrating A/D Converter"	9017
AN018	"Do's and Don'ts of Applying A/D Converters"	9018
AN023	"Low Cost Digital Panel Meter Designs"	9023
AN032	"Understanding the Auto-Zero and Common Mode Performance of the ICL7136/7/9 Family"	9032
AN046	"Building a Battery-Operated Auto Ranging DVM with the ICL7106"	9046
AN052	"Tips for Using Single Chip 3 ¹ / ₂ Digit A/D Converters"	9052

Typical Applications



Values shown are for 200mV full scale, 3 readings/sec., floating supply voltage (9V battery).

FIGURE 11. ICL7106 USING THE INTERNAL REFERENCE

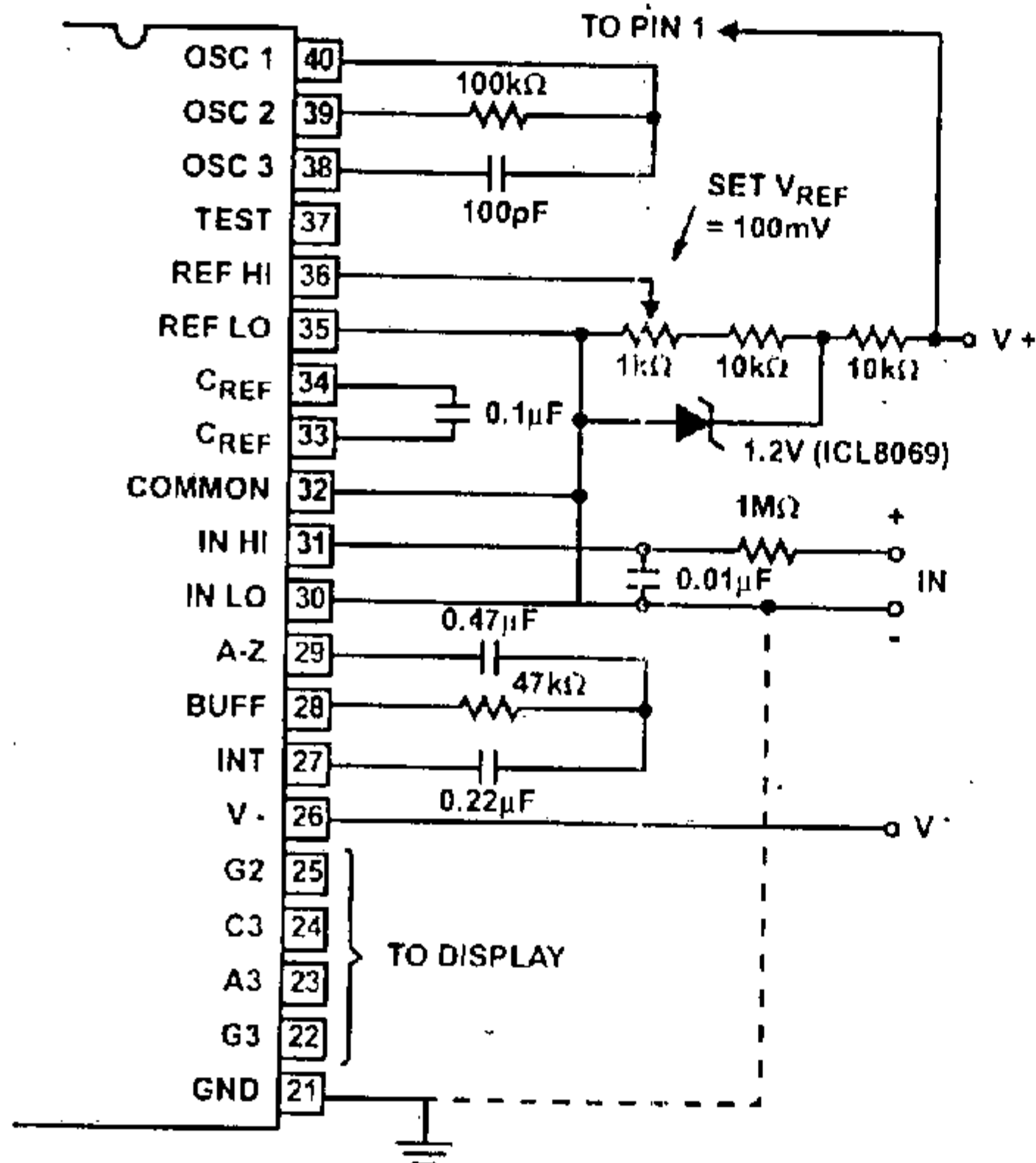


Values shown are for 200mV full scale, 3 readings/sec. IN LO may be tied to either COMMON for inputs floating with respect to supplies, or GND for single ended inputs. (See discussion under Analog COMMON.)

FIGURE 12. ICL7107 USING THE INTERNAL REFERENCE

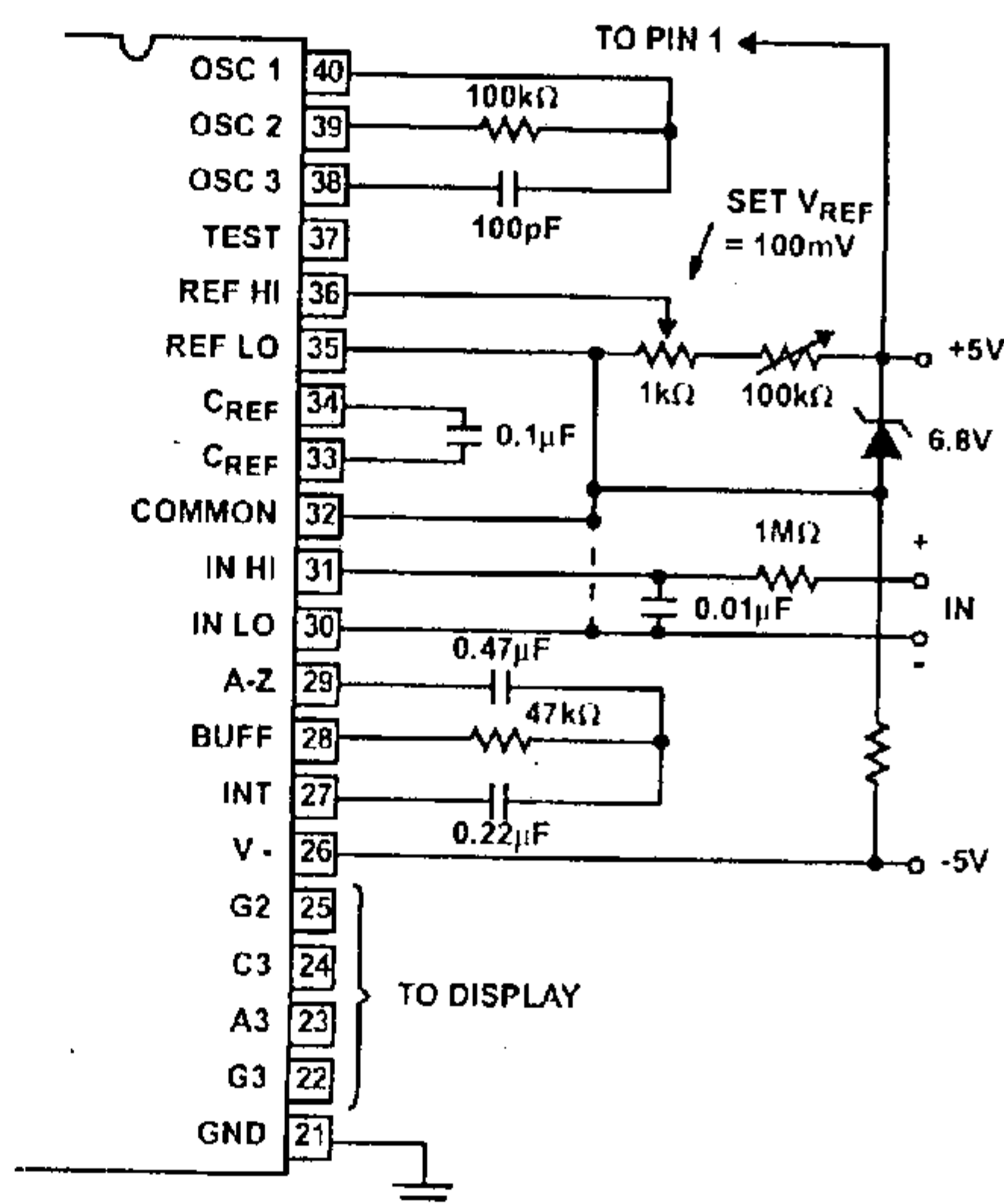
ICL7106, ICL7107, ICL7106S, ICL7107S

Typical Applications (Continued)



IN LO is tied to supply COMMON establishing the correct common mode voltage. If COMMON is not shorted to GND, the input voltage may float with respect to the power supply and COMMON acts as a pre-regulator for the reference. If COMMON is shorted to GND, the input is single ended (referred to supply GND) and the pre-regulator is overridden.

FIGURE 13. ICL7107 WITH AN EXTERNAL BAND-GAP REFERENCE (1.2V TYPE)



Since low TC zeners have breakdown voltages ~ 6.8V, diode must be placed across the total supply (10V). As in the case of Figure 14, IN LO may be tied to either COMMON or GND.

FIGURE 14. ICL7107 WITH ZENER DIODE REFERENCE

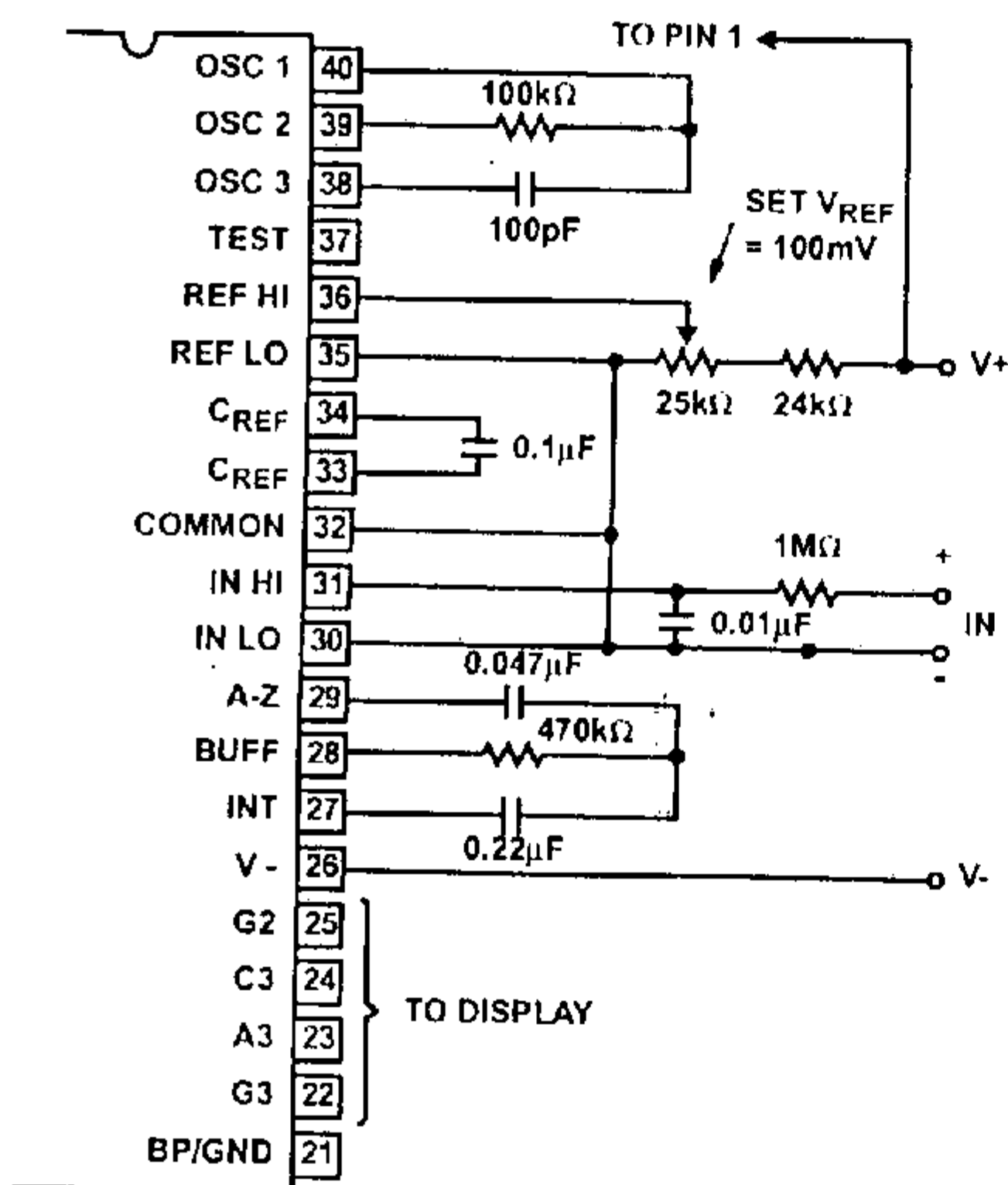
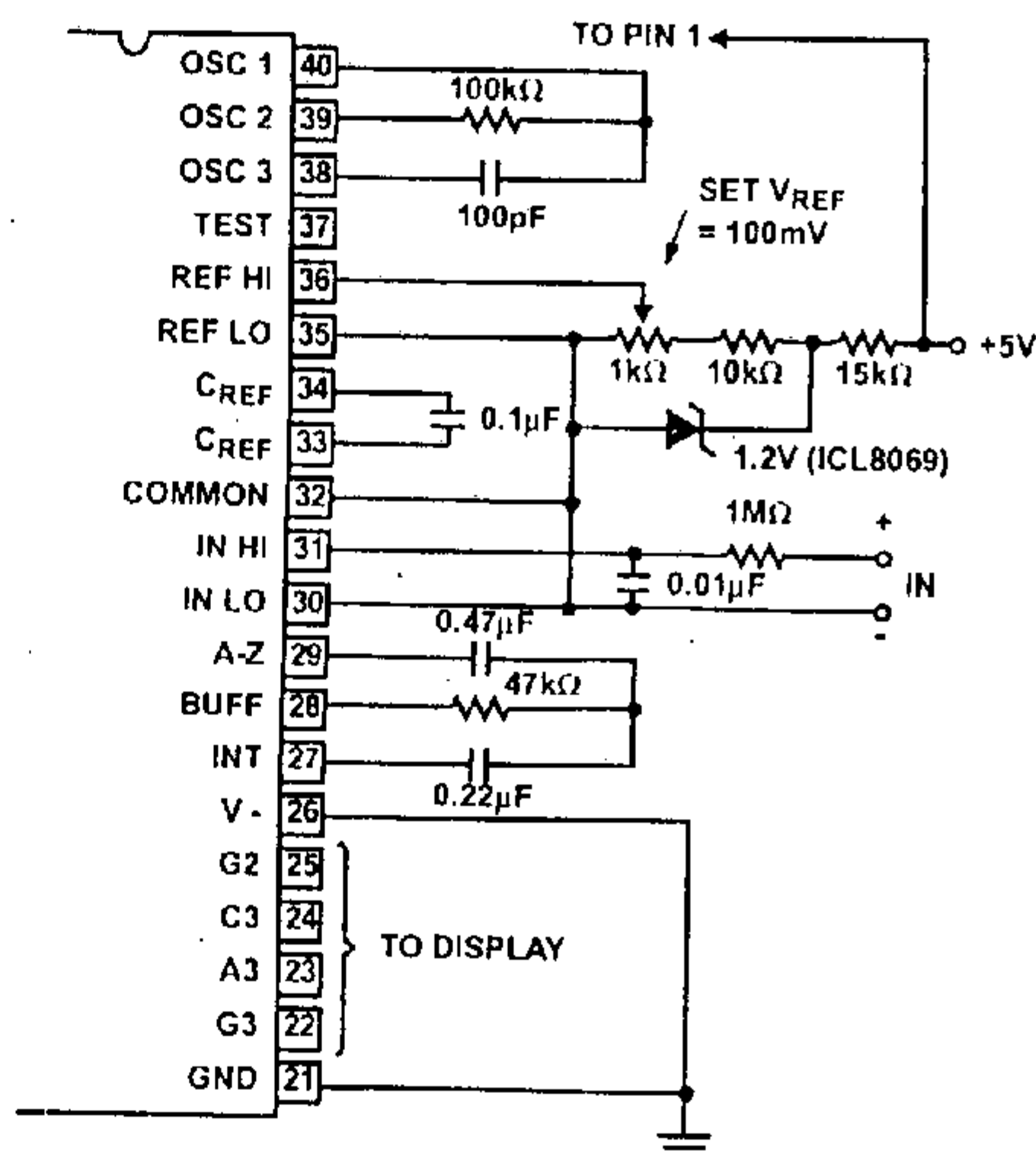


FIGURE 15. ICL7106 AND ICL7107: RECOMMENDED COMPONENT VALUES FOR 2V FULL SCALE

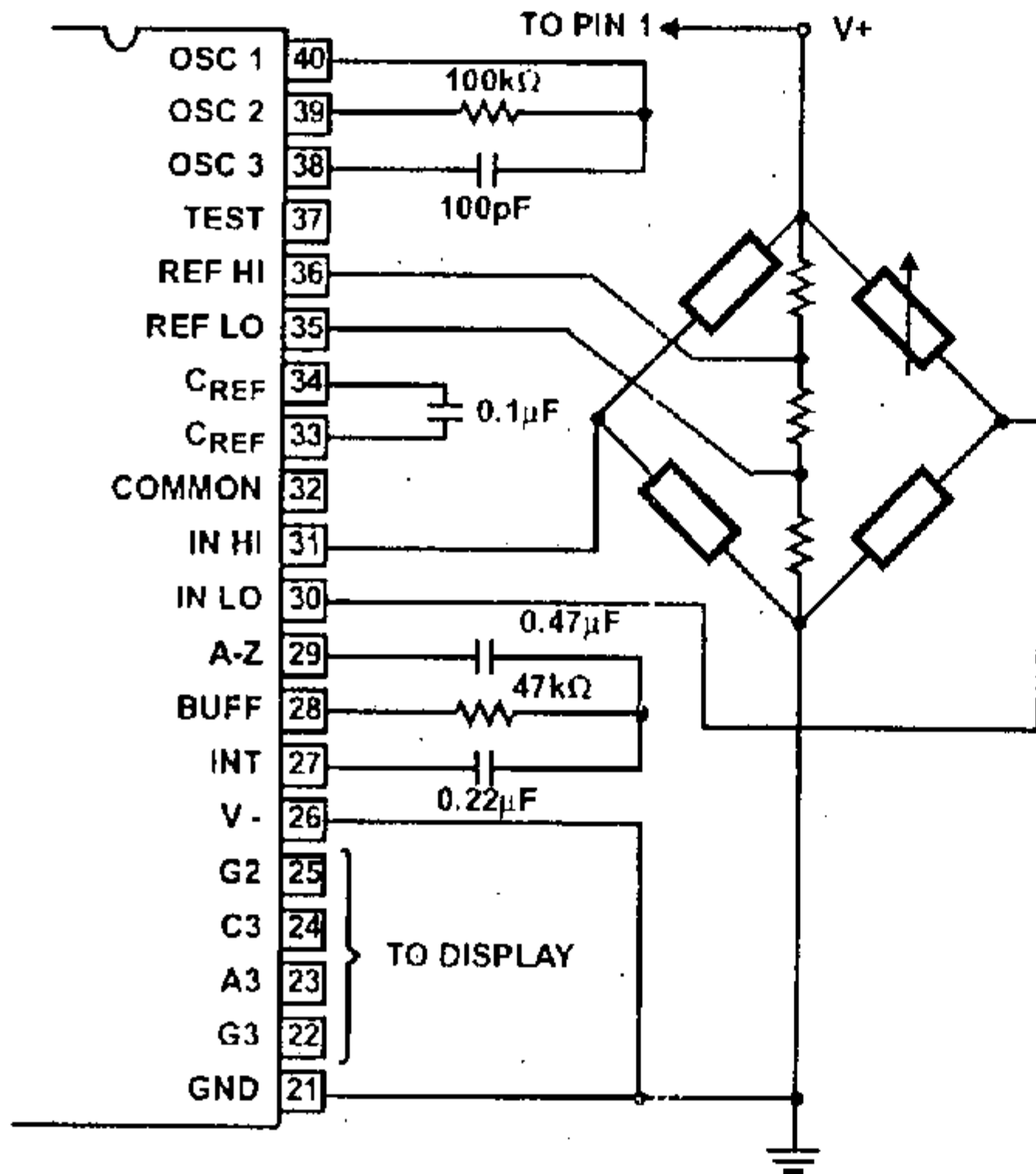


An external reference must be used in this application, since the voltage between V+ and V- is insufficient for correct operation of the internal reference.

FIGURE 16. ICL7107 OPERATED FROM SINGLE +5V

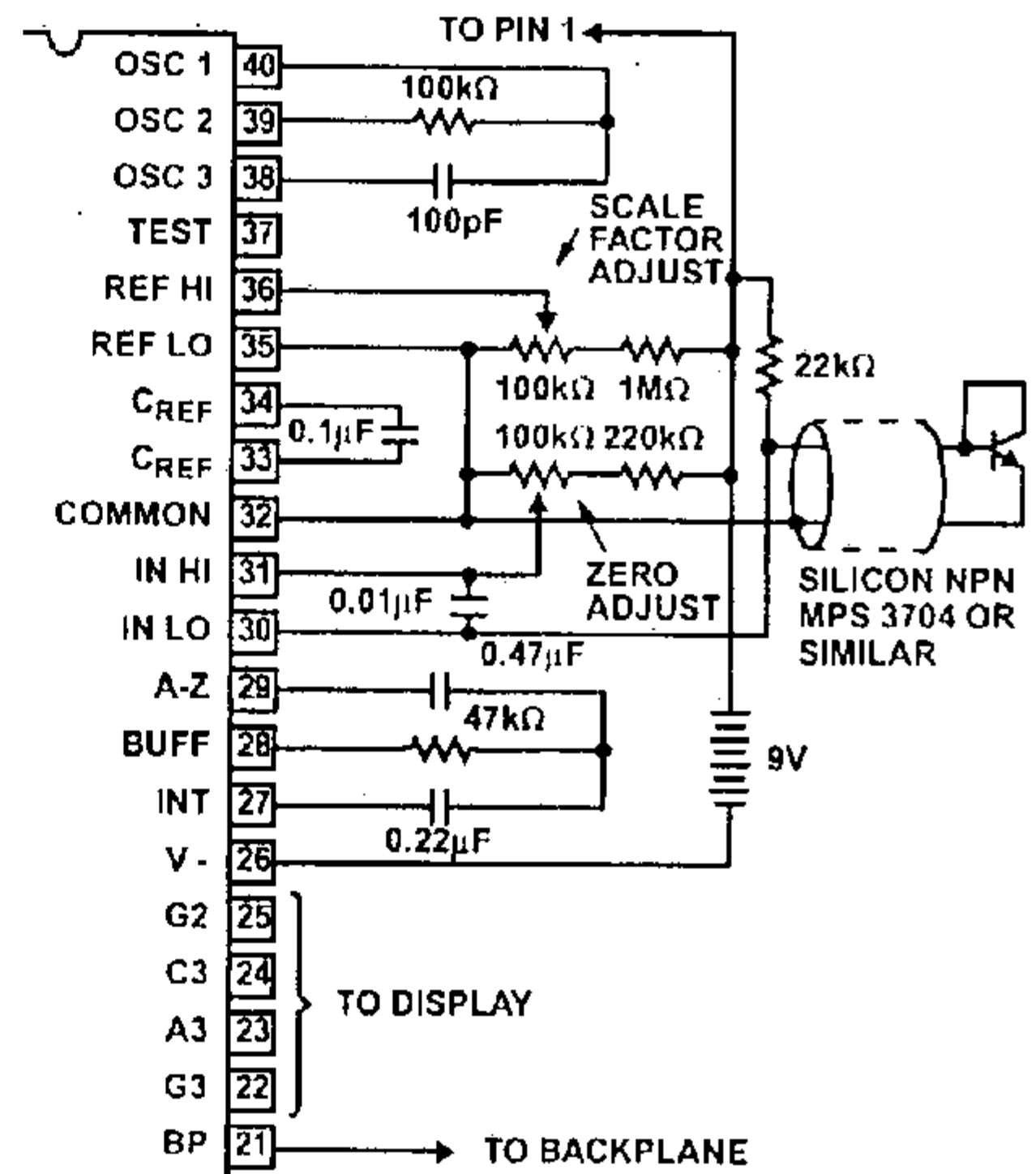
ICL7106, ICL7107, ICL7106S, ICL7107S

Typical Applications (Continued)



The resistor values within the bridge are determined by the desired sensitivity.

FIGURE 17. ICL7107 MEASURING RATIOMETRIC VALUES OF QUAD LOAD CELL



A silicon diode-connected transistor has a temperature coefficient of about $-2\text{mV}/^\circ\text{C}$. Calibration is achieved by placing the sensing transistor in ice water and adjusting the zeroing potentiometer for a 000.0 reading. The sensor should then be placed in boiling water and the scale-factor potentiometer adjusted for a 100.0 reading.

FIGURE 18. ICL7106 USED AS A DIGITAL CENTIGRADE THERMOMETER

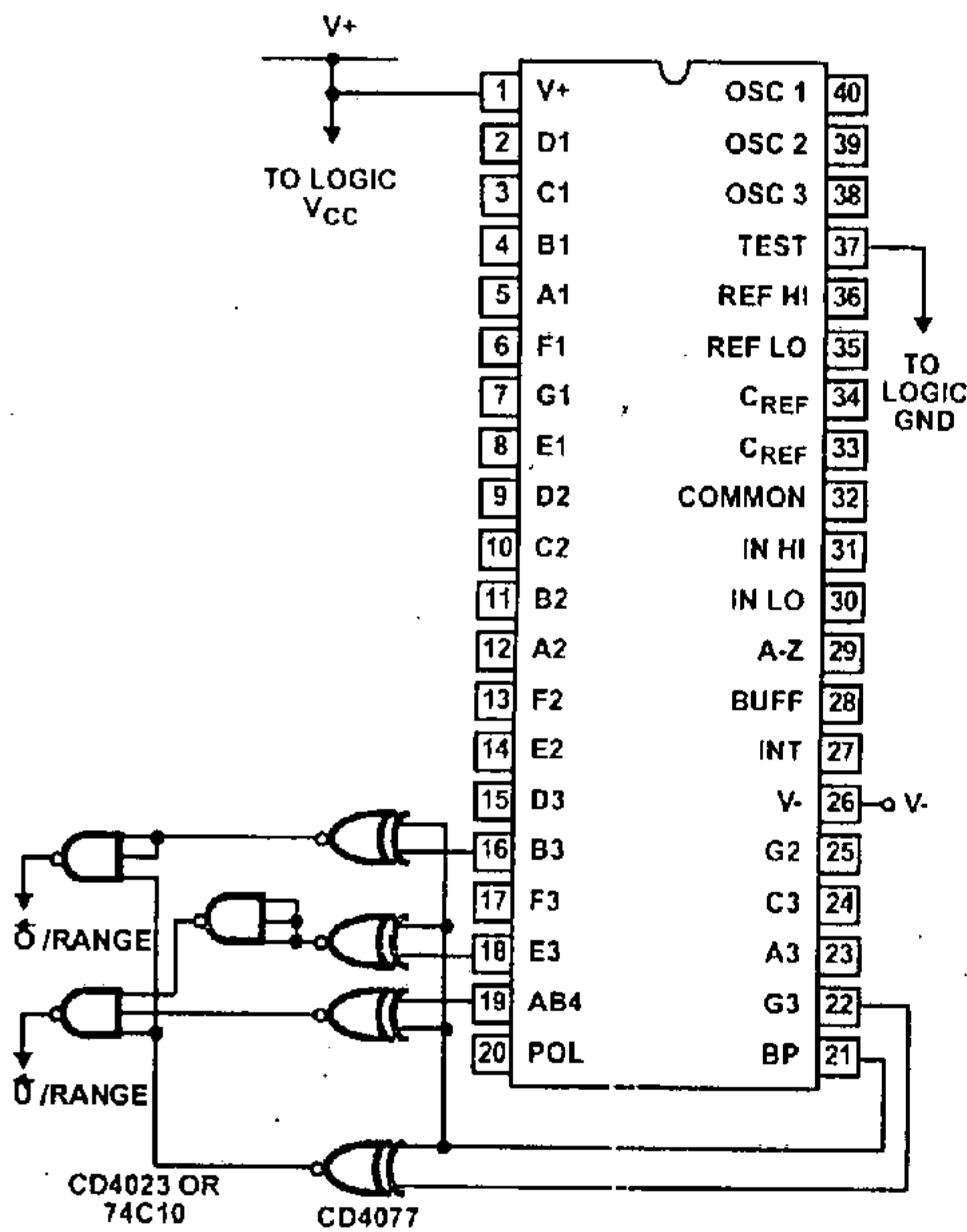


FIGURE 19. CIRCUIT FOR DEVELOPING UNDERRANGE AND OVERRANGE SIGNAL FROM ICL7106 OUTPUTS

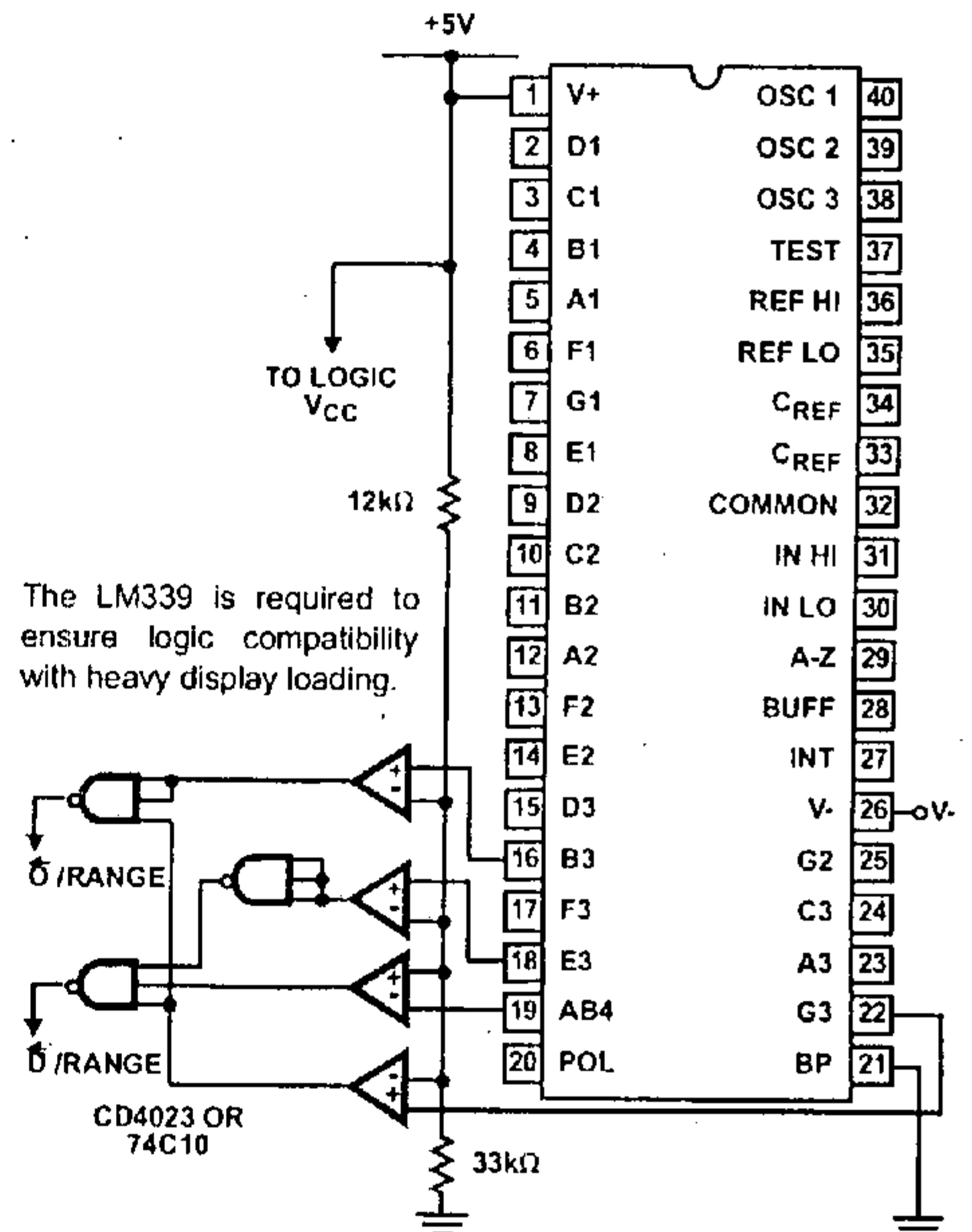
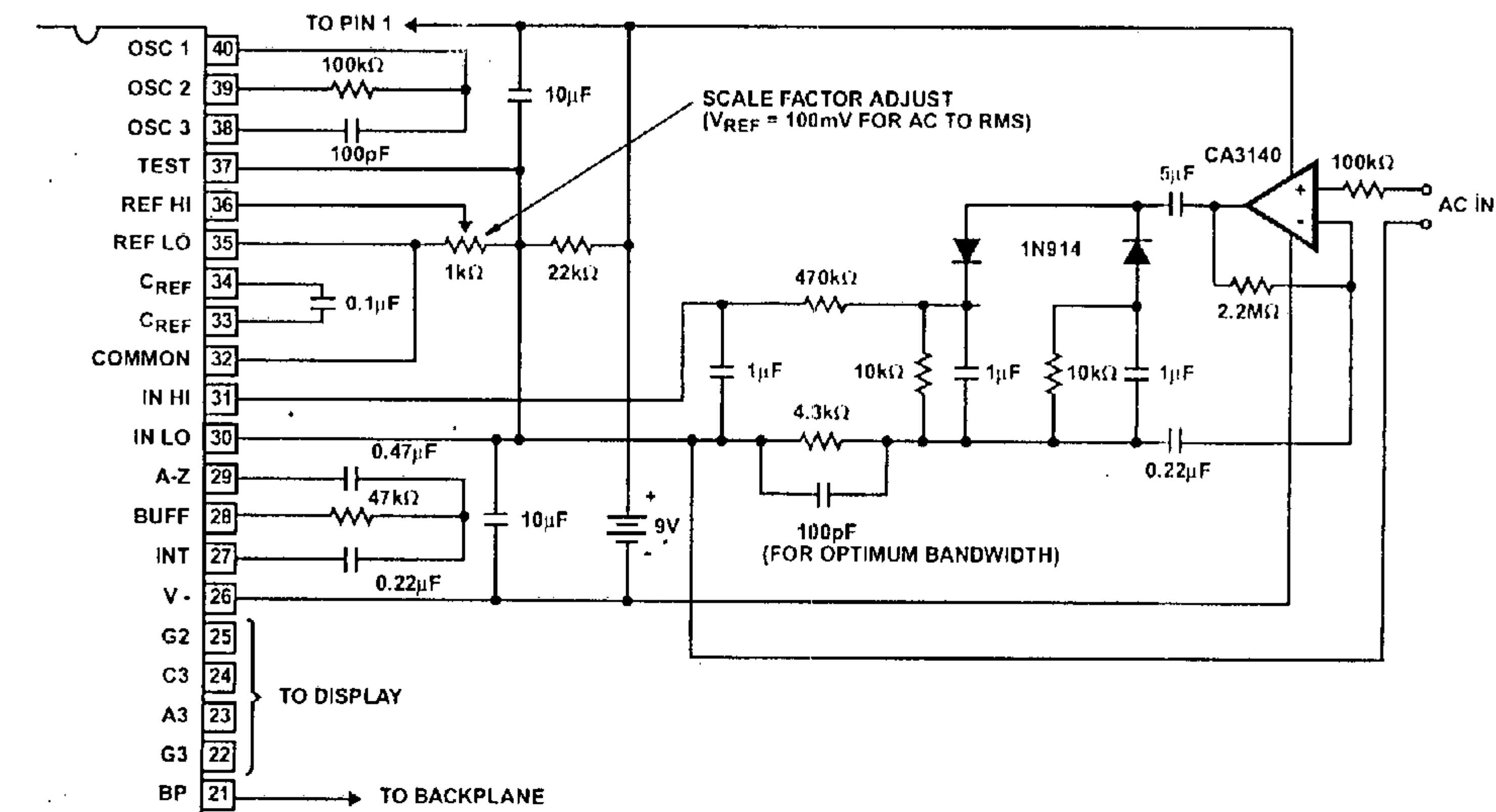


FIGURE 20. CIRCUIT FOR DEVELOPING UNDERRANGE AND OVERRANGE SIGNALS FROM ICL7107 OUTPUT

ICL7106, ICL7107, ICL7106S, ICL7107S

Typical Applications (Continued)



Test is used as a common-mode reference level to ensure compatibility with most op amps.

FIGURE 21. AC TO DC CONVERTER WITH ICL7106

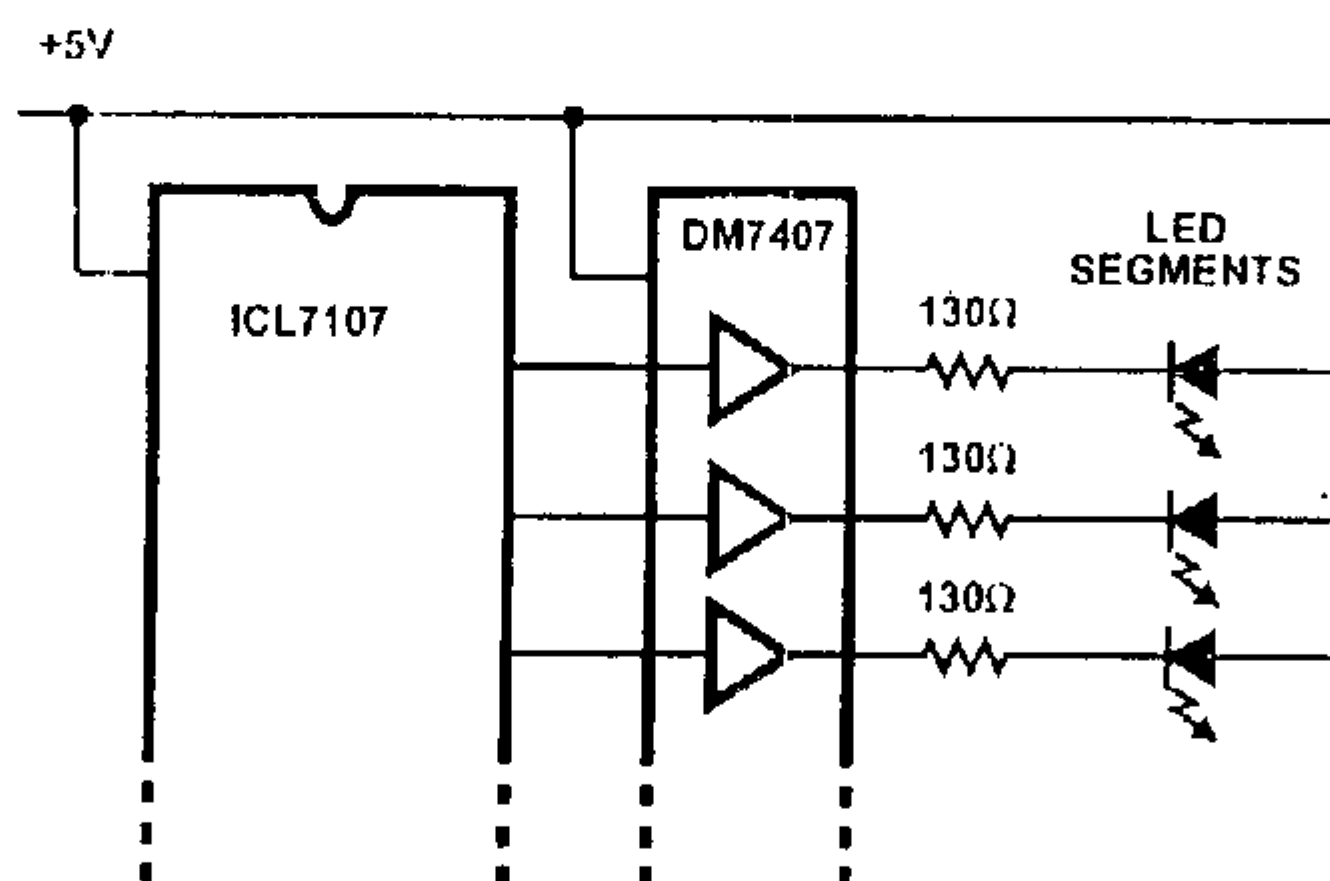
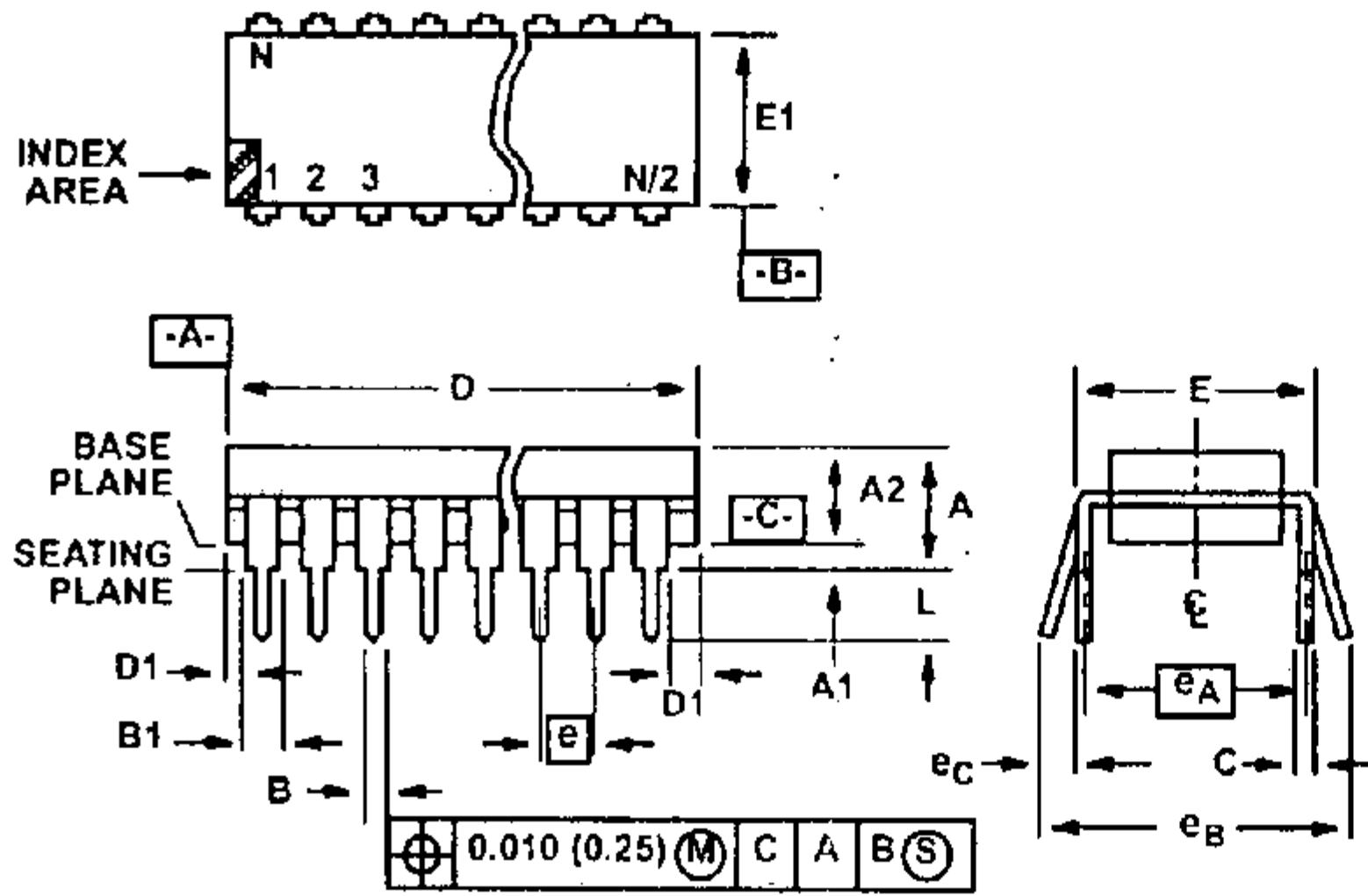


FIGURE 22. DISPLAY BUFFERING FOR INCREASED DRIVE CURRENT

ICL7106, ICL7107, ICL7106S, ICL7107S

Dual-In-Line Plastic Packages (PDIP)



NOTES:

- Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.
- Dimensioning and tolerancing per ANSI Y14.5M-1982.
- Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.
- Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.
- D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).
- E and e_A are measured with the leads constrained to be perpendicular to datum $-C-$.
- e_B and e_C are measured at the lead tips with the leads unconstrained. e_C must be zero or greater.
- B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).
- N is the maximum number of terminal positions.
- Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

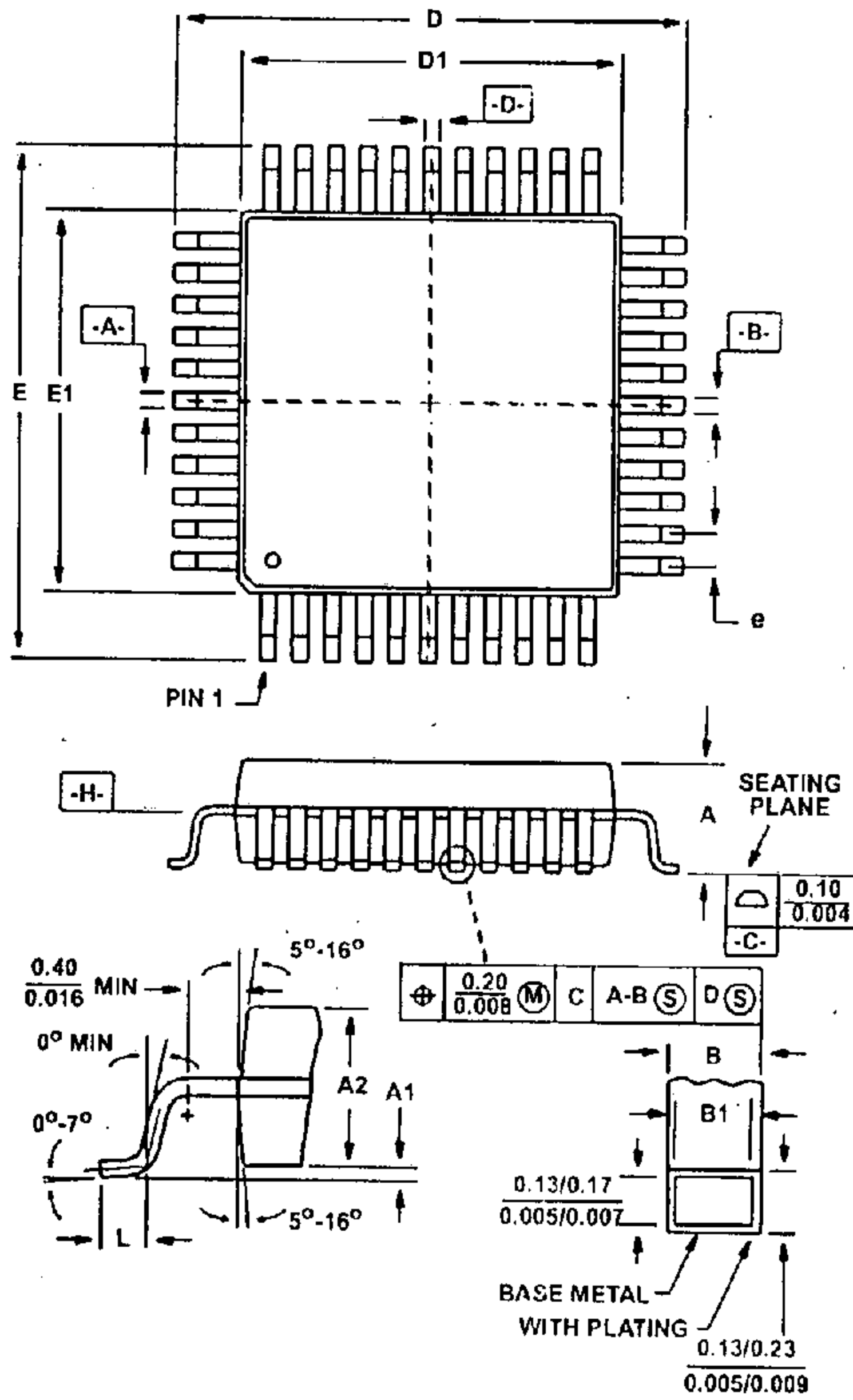
E40.6 (JEDEC MS-011-AC ISSUE B)
40 LEAD DUAL-IN-LINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.250	-	6.35	4
A1	0.015	-	0.39	-	4
A2	0.125	0.195	3.18	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.030	0.070	0.77	1.77	8
C	0.008	0.015	0.204	0.381	-
D	1.980	2.095	50.3	53.2	5
D1	0.005	-	0.13	-	5
E	0.600	0.625	15.24	15.87	6
E1	0.485	0.580	12.32	14.73	5
e	0.100 BSC		2.54 BSC		-
e_A	0.600 BSC		15.24 BSC		6
e_B	-	0.700	-	17.78	7
L	0.115	0.200	2.93	5.08	4
N	40		40		9

Rev. 0 12/93

ICL7106, ICL7107, ICL7106S, ICL7107S

Metric Plastic Quad Flatpack Packages (MQFP/PQFP)



Q44.10x10 (JEDEC MO-108AA-2 ISSUE A)
44 LEAD METRIC PLASTIC QUAD FLATPACK PACKAGE

SYM-BOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.093	-	2.35	-
A1	0.004	0.010	0.10	0.25	-
A2	0.077	0.083	1.95	2.10	-
B	0.012	0.018	0.30	0.45	6
B1	0.012	0.016	0.30	0.40	-
D	0.510	0.530	12.95	13.45	3
D1	0.390	0.398	9.90	10.10	4, 5
E	0.510	0.530	12.95	13.45	3
E1	0.390	0.398	9.90	10.10	4, 5
L	0.026	0.037	0.65	0.95	-
N	44		44		7
e	0.032 BSC		0.80 BSC		-

Rev. 1 1/94

NOTES:

1. Controlling dimension: MILLIMETER. Converted inch dimensions are not necessarily exact.
2. All dimensions and tolerances per ANSI Y14.5M-1982.
3. Dimensions D and E to be determined at seating plane **-C-**.
4. Dimensions D1 and E1 to be determined at datum plane **-H-**.
5. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25mm (0.010 inch) per side.
6. Dimension B does not include dambar protrusion. Allowable dambar protrusion shall be 0.08mm (0.003 inch) total.
7. "N" is the number of terminal positions.

All Intersil semiconductor products are manufactured, assembled and tested under ISO9000 quality systems certification.

Intersil semiconductor products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site <http://www.intersil.com>

Sales Office Headquarters

NORTH AMERICA
Intersil Corporation
P. O. Box 883, Mail Stop 53-204
Melbourne, FL 32902
TEL: (407) 724-7000
FAX: (407) 724-7240

EUROPE
Intersil SA
Mercure Center
100, Rue de la Fusée
1130 Brussels, Belgium
TEL: (32) 2.724.2111
FAX: (32) 2.724.22.05

ASIA
Intersil (Taiwan) Ltd.
7F-6, No. 101 Fu Hsing North Road
Taipei, Taiwan
Republic of China
TEL: (886) 2 2716 9310
FAX: (886) 2 2715 3029

پروژه تحقیقاتی

طراحی و ساخت دستگاه تست کلیدهای روسی AC و DC

نوع A3700

DESIGN MADE OF TEST EQUIPMENT FOR A.C. D.C RUSSIAN
C.B TYPE A3700

کمیته تحقیقات و مرکز استانداردهای شرکت مدیریت تولید برق اهواز
" نیروگاه رامین اهواز "

مسئول پروژه

حبیب رجبی پور جم فرج